

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-133621

(43)Date of publication of application : 22.05.1998

(51)Int.Cl.

G09G 3/28
H04N 5/66

(21)Application number : 08-288240

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 30.10.1996

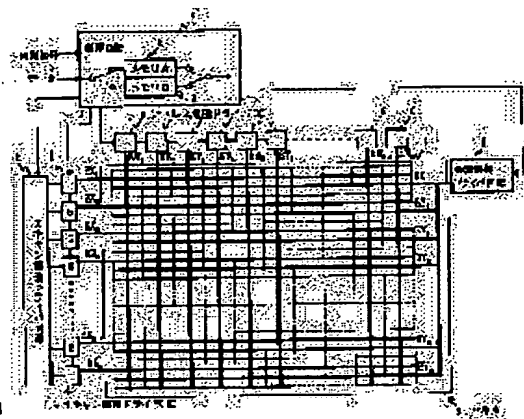
(72)Inventor : SOMEYA JUN

(54) PLASMA DISPLAY

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain high luminance, multiple gradations, and high definition while reducing a line flicker when an interlaced signal is displayed by providing a means which controls an address period almost to a half by writing data of one line to two lines at the same time.

SOLUTION: A control circuit 1 controls a scan electrode driver IC5 and an address electrode driver IC6 to write address data. The control circuit 1 sends data equivalent to one line read out of a memory to the address electrode driver IC6. The address electrode driver IC6 outputs address data L1 corresponding to address electrodes EW1 to EWm. At this point, the scan electrode driver IC5 outputs line select signals X1 and X2 to one odd line and one even line of scan electrodes. The data are written to cells 8 of a 1st line and a 2nd line at the same time with the address data L1 and line select signals X1 and X2.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-133621

(43) 公開日 平成10年(1998) 5月22日

(51) Int.Cl.⁶

識別記号

F I

G 0 9 G 3/28

G 0 9 G 3/28

E

H

H 0 4 N 5/66

1 0 1

H 0 4 N 5/66

1 0 1 B

審査請求 未請求 請求項の数 7 O L (全 26 頁)

(21) 出願番号

特願平8-288240

(22) 出願日

平成8年(1996)10月30日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 染谷 潤

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

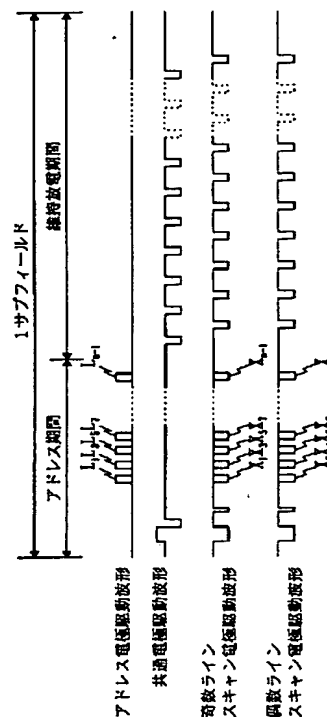
(74) 代理人 弁理士 宮田 金雄 (外3名)

(54) 【発明の名称】 プラズマディスプレイ

(57) 【要約】

【課題】 インタレース信号を表示する際にラインフリッカを低減し、かつ、高輝度化、多階調化、高精細化が可能なプラズマディスプレイを得る。

【解決手段】 インタレース信号の1ラインのデータを2ラインに同時に書き込むように制御して、インタレース信号をノンインタレース表示する。



【特許請求の範囲】

【請求項1】 平行に配置したスキャン電極と共通電極から構成される維持放電電極と該維持放電電極に直交するアドレス電極の3電極構造を有し、アドレス期間と維持放電期間によって画像データを表示するプラズマディスプレイであって、アドレス期間に1ラインのデータを2ラインに同時に書き込むことを特徴とするプラズマディスプレイ。

【請求項2】 アドレス期間に1ラインのデータを2ラインに同時に書き込む際に、該2ラインの組み合わせをフィールド毎に切り替えることを特徴とする請求項1記載のプラズマディスプレイ。

【請求項3】 アドレス電極を2つに分割し、2ラインのデータをそれぞれ2ラインに同時に書き込むことを特徴とする請求項2記載のプラズマディスプレイ。

【請求項4】 共通電極を偶数ラインと奇数ラインに分割し、それぞれの共通電極を独立して制御することで、維持放電期間に前記データを書き込んだ2ラインの一方のラインを表示し、該表示ラインをフィールド毎に交互に切り替えることを特徴とする請求項2記載のプラズマディスプレイ。

【請求項5】 前記2つに分割した共通電極を同時に駆動することで、前記データを書き込んだ2ラインの両方を表示することを特徴とする請求項4記載のプラズマディスプレイ。

【請求項6】 スキャン電極の奇数ラインと偶数ラインを1本ずつ共通接続したことを特徴とする請求項4記載のプラズマディスプレイ。

【請求項7】 画像データがインタレース信号の場合は、1ラインのデータを2ラインに同時に書き込み、画像データがノンインタレース信号の場合は、1ラインのデータを1ラインに書き込むように切り替えることを特徴とする請求項2記載のプラズマディスプレイ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、プラズマディスプレイに関し、特にインタレース信号の表示に関するものである。

【0002】

【従来の技術】図14は、例えば特開平6-43829号公報に開示された従来のプラズマディスプレイの構成を示す図であり、詳しくは、アドレス電極とスキャン電極、および共通電極の3電極構造を有する交流駆動型プラズマディスプレイの構造を示している。図において、1は制御回路、2および3はデータを記憶するメモリ、4はスキャン電極のドライバ回路、5はスキャン電極のドライバIC、6はアドレス電極のドライバIC、7は共通電極のドライバ回路、8は放電セル、9はパネルである。

【0003】プラズマディスプレイは、スキャン電極と共

通電極間の維持放電によって発光を行っている。プラズマディスプレイの発光は、スキャン電極と共通電極間の入力電圧に対して強い非直線性を示すため、振幅変調された通常の映像信号を正しく中間調表示することができない。そこで、1フィールドの映像を複数のサブフィールドに分割し、各サブフィールド毎の発光時間の相対比を1対2対4対8...というように、おおよそ2の累乗ずつ変えておき、画素毎に各サブフィールドを発光させるかさせないかの組み合わせで中間調表示を行っている。一般に、1フィールドを8つのサブフィールドに分割することで256階調表示が可能になる。

【0004】次に動作について説明する。図15は従来のプラズマディスプレイのデータ処理の様子を示す図である。図16は従来のプラズマディスプレイの各電極の駆動波形の様子を示す図である。

【0005】NTSCなどのインタレースの映像信号は、第1フィールドの奇数ラインのデータと第2フィールドの偶数ラインのデータから構成される。図15の1フレームの第1フィールドでは、同期信号と奇数ラインのデータが制御回路1に入力される。制御回路1は、奇数ラインのデータをメモリA2に書き込むと同時に、メモリB3から一つ前のフィールドで書き込んだ偶数ラインのデータを読み出す。図16に示したように、制御回路1は偶数ラインのセル8の状態を均一化するために、アドレス期間の始めに偶数ラインの全てのセル8に対して書き込み/消去を行う。次に、制御回路1は、メモリB3から2ライン目のデータを読み出し、アドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は、それぞれのアドレス電極に対応したデータ L_2 を出力する。この時、スキャン電極ドライバIC5は、スキャン電極の2ライン目にライン選択信号 X_2 を出力する。アドレス電極のデータ L_2 とスキャン電極のライン選択信号 X_2 により、2ライン目のセル8にデータが書き込まれる。次に制御回路は、メモリB3から4ライン目のデータを読み出し、アドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は、4ライン目のデータ L_4 をアドレス電極に出力する。この時、スキャン電極ドライバIC5は、4ライン目のライン選択信号 X_4 を出力し、4ライン目のセル8にデータを書き込む。以降、制御回路1は、メモリB3から偶数ラインのデータを順番に読み出してアドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は L_2 、 L_4 と同様に偶数ラインのアドレスデータ $L_6 \sim L_n$ を出力する。この時、スキャン電極ドライバIC5は、アドレス電極ドライバIC6のデータに対応した偶数ラインのライン選択信号 $X_6 \sim X_n$ を出力し、アドレス期間を終了する。次の維持放電期間では、スキャン電極ドライバ回路4と共通電極ドライバ回路7が交互にパルスが発生し、両電極間の維持放電による発光動作を行う。所定の回数の発光を繰り返して維持放電期間を終了する。前記1サブフィールドの動作をサブフィールド数だけ繰り返し、

1フレームの第1フィールドを終了する。

【0006】次に、1フレームの第2フィールドで、制御回路1は偶数ラインのデータをメモリB3に書き込むと同時に、メモリA2から1フレームの第1フィールドで書き込んだ奇数ラインのデータを読み出す。制御回路1は奇数ラインのセル8の状態を均一化するために、アドレス期間の始めに奇数ラインの全てのセル8に対して書き込み/消去を行う。次に、制御回路1は、メモリA2から1ライン目のデータを読み出し、アドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は、それぞれのアドレス電極に対応したアドレスデータ L_1 を出力する。この時、スキャン電極ドライバIC5は、スキャン電極の1ライン目にライン選択信号 X_1 を出力する。アドレス電極のデータ L_1 とスキャン電極のライン選択信号 X_1 により、1ライン目のセル8にデータが書き込まれる。次に制御回路は、メモリA2から3ライン目のデータを読み出し、アドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は、3ライン目のアドレスデータ L_3 をアドレス電極に出力する。この時、スキャン電極ドライバIC5は、3ライン目のライン選択信号 X_3 を出力し、3ライン目のセル8にデータを書き込む。以降、制御回路1は、メモリA2から奇数ラインのデータを順番に読み出して、アドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は L_1, L_3 と同様に奇数ラインのアドレスデータ $L_5 \sim L_{n-1}$ を出力する。この時、スキャン電極ドライバIC5は、アドレス電極ドライバIC6のデータに対応した奇数ラインのライン選択信号 $X_5 \sim X_{n-1}$ を出力し、アドレス期間を終了する。次の維持放電期間の動作は、1フレーム第1フィールドと同様であるので、詳細な説明は省略する。上記1サブフィールドの動作をサブフィールド数だけ繰り返し、1フレームの第2フィールドを終了する。

【0007】プラズマディスプレイは、前記第1フィールドと第2フィールドの動作を繰り返すことで、インタレース信号の表示を行う。以上が、従来のプラズマディスプレイにおけるインタレース表示の動作である。

【0008】次に、従来のプラズマディスプレイでインタレース信号をノンインタレース信号に変換して表示する際の動作について説明する。図17はインタレース信号をノンインタレース信号に変換して表示する従来のプラズマディスプレイの構成を示す図である。図において14は補間回路である。

【0009】次に動作について説明する。図18は従来のプラズマディスプレイの駆動波形の様子を示す図であり、図の1フレームの第1フィールドでは、同期信号と奇数ラインのデータが制御回路1に入力される。制御回路1は、奇数ラインのデータをメモリA2に書き込むと同時に、メモリB3から一つ前のフィールドで書き込んだ偶数ラインのデータを読み出す。読み出されたデータは、補間回路14に送られ、補間回路14は奇数ライン

の補間データを作成する。制御回路1は、アドレス期間の始めに全てのセル8の状態を均一化するために、全てのセル8に対して書き込み/消去を行う。次のアドレスデータの書き込み動作において、1ライン目は奇数ラインであるので、制御回路1は補間回路14で作成された補間データをアドレス電極ドライバIC6に送り、アドレス電極ドライバIC6は補間されたアドレスデータ L_1 をアドレス電極に出力する。この時、スキャン電極ドライバIC5は、1ライン目のライン選択信号 X_1 を出力する。アドレス電極のアドレスデータ L_1 とスキャン電極のライン選択信号 X_1 により、1ライン目のセル8にデータが書き込まれる。次に制御回路1は、メモリB3から2ライン目のデータを読み出し、アドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は、2ライン目のアドレスデータ L_2 をアドレス電極に出力する。この時、スキャン電極ドライバIC5は、2ライン目のライン選択信号 X_2 を出力し、2ライン目のセル8にデータを書き込む。以降、制御回路1は、メモリB3からデータを読み出して、奇数ラインの場合は補間データをアドレス電極ドライバIC6に送り、偶数ラインの場合は、メモリB3から読み出したデータをアドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は L_1, L_2 と同様にアドレスデータ $L_3, L_4 \sim L_{n-1}, L_n$ を出力する。この時、スキャン電極ドライバIC5は、アドレス電極ドライバIC6のデータに対応したライン選択信号 $X_3 \sim X_n$ を出力し、アドレス期間を終了する。次の維持放電期間では、スキャン電極ドライバ回路4と共通電極ドライバ回路7が交互にパルスが発生し、両電極間の維持放電による発光動作を行う。所定の回数の発光を繰り返し維持放電期間を終了する。前記1サブフィールドの動作をサブフィールド数だけ繰り返し、1フレームの第1フィールドを終了する。

【0010】1フレームの第2フィールドでは、同期信号と偶数ラインのデータが制御回路1に入力される。制御回路1は、メモリB3に偶数ラインのデータを書き込むと同時に、メモリA2から一つ前のフィールドで書き込んだ奇数ラインのデータを読み出す。読み出されたデータは、補間回路14に送られ、補間回路14は偶数ラインの補間データを作成する。制御回路1は、アドレス期間の始めに全てのセル8に対して書き込み/消去を行う。次のアドレスデータの書き込み動作において、1ライン目は奇数ラインであるので、制御回路1は、メモリA2から読み出したデータをアドレス電極ドライバIC6に送り、アドレス電極ドライバIC6は、アドレスデータ L_1 をアドレス電極に出力する。この時、スキャン電極ドライバIC5は、スキャン電極の1ライン目にライン選択信号 X_1 を出力する。アドレス電極のデータ L_1 とスキャン電極のライン選択信号 X_1 により、1ライン目のセル8にデータが書き込まれる。次に制御回路1は、2ライン目のデータとして補間回路14が作成した補間データをアドレス電極ドライバIC6に送る。アドレス電極ドライバ

IC6は、2ライン目の補間されたアドレスデータ I_2 をアドレス電極に出力する。この時、スキャン電極ドライバIC5は、2ライン目のライン選択信号 X_2 を出力し、2ライン目のセル8にデータを書き込む。以降、制御回路1は、メモリA2からデータを読み出して、奇数ラインの場合は、メモリA2から読み出したデータをアドレス電極ドライバIC6に送り、偶数ラインの場合は、補間データをアドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は L_1, I_2 と同様にアドレスデータ $L_3, I_4 \sim L_{n-1}, I_n$ を出力する。この時、スキャン電極ドライバIC5は、アドレス電極ドライバIC6のデータに対応したライン選択信号 $X_3 \sim X_n$ を出力し、アドレス期間を終了する。次の維持放電期間の動作は、1フレームの第1フィールドと同様であるので、詳細な説明は省略する。前記1サブフィールドの動作をサブフィールド数だけ繰り返し、1フレームの第2フィールドを終了する。

【0011】プラズマディスプレイは、前記の第1フィールドと第2フィールドの動作を繰り返すことで、インタレース信号をノンインタレース信号に変換した表示を行う。以上が、従来のプラズマディスプレイにおけるインタレース信号をノンインタレースに変換して表示する際の動作である。

【0012】

【発明が解決しようとする課題】従来のプラズマディスプレイにおけるインタレース表示は、入力データに対応して、第1フィールドでは偶数ラインの表示を行い、第2フィールドでは奇数ラインの表示を行っているの、ラインフリッカを生じやすいという問題点があった。

【0013】また、ラインフリッカを低減させるために、インタレース信号をノンインタレース信号に変換して表示すると、インタレース表示の場合に比べて、アドレス期間に約2倍の時間が必要である。ところで、インタレース信号における1フィールドの時間は50Hz～70Hz程度に規定されている。例えば、NTSC方式では1フィールドが1/60Hz（16.7ms）である。プラズマディスプレイは、この時間内に1フィールド分の動作を完了する必要がある。交流駆動型プラズマディスプレイの維持放電のパルスは、2～5μsec程度の時間が必要とされており、輝度を上げるためには、維持放電回数を多く設定しなければならない。また、階調数を増やすためには、サブフィールド数を増やす必要がある。また、プラズマディスプレイを高精細化すると表示ライン数が増えて、アドレスデータの書き込み時間が長くなる。従って、プラズマディスプレイを高輝度化、多階調化、高精細化するためには、アドレス期間に費やす時間を短くしなければならない。そのため、従来のプラズマディスプレイでは、インタレース信号を表示するときに、ノンインタレース信号に変換してラインフリッカを低減させると同時に、高輝度化、多階調化、高精細化することができないという問題点があった。

【0014】また、ラインフリッカを低減させるために全ラインを表示するには、ライン補間回路が必要になるという問題点があった。

【0015】さらに、インタレース表示する場合は、奇数ラインか偶数ラインのどちらか一方のスキャン電極ドライバICが使用されておらず、回路の冗長性があるという問題点があった。

【0016】この発明は、以上のような問題点を解決するためになされたもので、インタレース信号を表示する際のラインフリッカを低減させると同時に、高輝度化、多階調化、高精細化を可能にすることを目的とする。

【0017】また、インタレース信号をノンインタレース表示する際にライン補間回路を不要として、低コストなプラズマディスプレイの提供を可能にすることを目的とする。

【0018】さらに、インタレース表示する場合に、スキャン電極ドライバICの数を半分にして、低コストなプラズマディスプレイの提供を可能にすることを目的とする。

【0019】

【課題を解決するための手段】この発明に係るプラズマディスプレイにおいては、1ライン分のデータを2ラインに同時に書き込むことで、アドレス期間を約1/2にするように制御する手段を具備したものである。

【0020】また、インタレース信号の奇数ラインを補間する場合に、偶数ラインのデータを所定の偶数ラインに書き込むと同時に奇数ラインに書き込み、偶数ラインを補間する場合に奇数ラインのデータを所定の奇数ラインに書き込むと同時に偶数ラインに書き込むように制御する手段を具備したものである。

【0021】また、アドレス電極を2つに分割し、2ラインのデータをそれぞれ2ラインに同時に書き込むことでアドレス期間を1/4にしたものである。

【0022】また、共通電極を奇数ラインと偶数ラインに分割して共通接続し、おのおのを独立に制御する手段を具備したものである。

【0023】また、分割した共通電極を同時に駆動する手段を具備したものである。

【0024】また、スキャン電極の奇数ラインと偶数ラインを1本ずつ共通接続するようにしたものである。

【0025】また、画像データがインタレース信号の場合は、1ラインのデータを2ラインに同時に書き込み、ノンインタレース信号は、1ラインのデータを1ラインずつ書き込むように切り替える手段を具備したものである。

【0026】

【発明の実施の形態】この発明の実施の形態であるプラズマディスプレイにおいては、インタレース信号を表示する際に、1ラインのデータを同時に2ラインに書き込むように制御したので、アドレス期間を約1/2に短縮

すると同時に全ラインを表示するように制御したので、ラインフリッカを低減し、かつ、高輝度化、多階調化、高精細化を可能にするように働く。

【0027】以下、この発明をその実施の形態を示す図面に基いて具体的に説明する。

実施の形態1. 図1はこの発明の実施の形態1であるプラズマディスプレイを示す構成図である。図において、1は制御回路、2と3は画像データを記憶するメモリ、4はスキャン電極ドライバ回路、5はスキャン電極ドライバIC、6はアドレス電極ドライバIC、7は共通電極ドライバ回路、8はセル、9はパネル、EX₁からEX_nはスキャン電極、EW₁からEW_nはアドレス電極、EY₁からEY_nは共通電極である。

【0028】図2はこの発明の実施の形態1であるプラズマディスプレイにおける1サブフィールド期間の各電極の駆動波形を示す図である。図において、L₁からL_{n-1}は、アドレスデータ、X₁からX_nは1ライン毎のスキャン電極のライン選択信号である。

【0029】次に動作について説明する。制御回路1は同期信号とデータが入力される。制御回路1は、同期信号を基準としてメモリA2とメモリB3の一方に前記入力されたデータを書き込み、もう一方のメモリから一つ前のフィールドで書き込んだデータを読み出す。前記メモリから読み出すデータは、それぞれのサブフィールドに対応したデータである。まず、制御回路1は、図2に示したように、全部のセル8の状態を均一にするため、アドレス期間の始めに全てのセル8に対して書き込み／消去を行う。次に、制御回路1は、スキャン電極ドライバIC5とアドレス電極ドライバIC6を制御して、アドレスデータの書き込みを行う。制御回路1は、前記メモリから読み出した1ライン分のデータをアドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は、アドレス電極EW₁～EW_nに対応したアドレスデータL₁を出力する。この時、スキャン電極ドライバIC5は、スキャン電極の奇数ラインと偶数ラインの各1本に、ライン選択信号X₁、X₂を出力する。アドレスデータL₁とライン選択信号X₁、X₂によって、1ライン目と2ライン目のセル8にデータが同時に書き込まれる。次に、制御回路1は、次の1ライン分のデータをアドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は、前のラインと同様にアドレスデータL₂を出力する。この時、スキャン電極ドライバIC5は、次の2ライン分のライン選択信号X₃、X₄を出力する。アドレスデータL₂とライン選択信号X₃、X₄によって、3ライン目と4ライン目のセル8にデータが同時に書き込まれる。以降、制御回路1は、メモリから順番に1ライン分のデータを読み出して、アドレス電極ドライバIC6に送り、アドレス電極ドライバIC6は、アドレスデータL₃～L_{n-1}を出力する。この時、スキャン電極ドライバIC5は、アドレスデータに対応した2ラインずつのライン選択信号(X₃、X₄)～(X_{n-1}、X_n)を出力し、全

てのセル8にデータを書き込み、アドレス期間を終了する。次に、制御回路1は、スキャン電極ドライバ回路4、スキャン電極ドライバIC5、および共通電極ドライバ回路7を制御して、維持放電を行う。図2に示すように、維持放電期間では、共通電極EY₁～EY_nとスキャン電極EX₁～EX_nの両電極間に交互にパルスが発生させる。このパルスによる両電極間の維持放電で、アドレス期間に書き込んだデータに対応したセル8が発光する。あらかじめサブフィールド毎に決められた回数の発光を行い、維持放電期間を終了する。前記1サブフィールドの動作をサブフィールド数だけ繰り返して、1フィールドの動作を完了する。

【0030】プラズマディスプレイは、前記1フィールドの動作を繰り返して、映像信号の表示を行う。

【0031】このように、1ラインのデータを2ラインに同時に書き込むことで、全てのラインを表示し、かつ、アドレスデータの書き込み時間を半分にすることができる。

【0032】実施の形態2. 図3はこの発明の実施の形態2を説明するためのデータ処理の様子を示す図であり、いわば、プラズマディスプレイで、インタレース信号をノンインタレース表示する場合の、表示データ処理を示している。図4はこの発明の実施の形態2を説明するための各電極の駆動波形を示す図である。

【0033】次に、動作について説明する。1フレームの第1フィールドでは、同期信号と奇数ラインのデータが制御回路1に入力される。制御回路1は、同期信号を基準として入力された奇数ラインのデータをメモリA2に書き込む。また、制御回路1は、メモリA2にデータを書き込むと同時に、メモリB3から一つ前のフィールドで書き込んだ偶数ラインのデータを読み出す。前記メモリB3から読み出すデータは、それぞれのサブフィールドに対応したデータである。まず、制御回路1は、図4に示したように、全部のセル8の状態を均一にするため、アドレス期間の始めに全てのセル8に対して書き込み／消去を行う。次に、制御回路1は、スキャン電極ドライバIC5とアドレス電極ドライバIC6を制御して、アドレスデータの書き込みを行う。メモリB3のデータは、偶数ラインのデータであるので、制御回路1は、アドレス電極ドライバIC6が1ライン目のセル8を黒、すなわち発光させないようなデータを出力するように制御する。この時、スキャン電極ドライバIC5は、1ライン目のスキャン電極EX₁にライン選択信号X₁を出力する。この動作で1ライン目のセル8に、黒のデータが書き込まれる。次に、制御回路1は、メモリB3から2ライン目のデータを読み出し、アドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は、アドレス電極EW₁～EW_nに対応したアドレスデータL₂を出力する。この時、スキャン電極ドライバIC5は、2ライン目と3ライン目のライン選択信号X₂、X₃を出力する。アドレスデータL₂と

ライン選択信号 X_2, X_3 によって、2ライン目と3ライン目のセル8に同一のデータが書き込まれる。以降、制御回路1は、メモリB3から偶数ラインのデータを順番に読み出して、アドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は、 L_2 と同様に偶数ラインのアドレスデータ $L_4 \sim L_n$ を出力する。この時、スキャン電極ドライバIC5は、 X_2, X_3 と同様に、アドレスデータに対応した2ラインずつのライン選択信号($X_4, X_5 \sim (X_{n-2}, X_{n-1}), X_n$)を出力して、全てのセル8にデータを書き込み、アドレス期間を終了する。ただし、 X_n は、1ラインのみのライン選択信号である。次に、制御回路1は、スキャン電極 $EX_1 \sim EX_n$ と共通電極 $EY_1 \sim EY_n$ が交互にパルスを出力するように、スキャン電極ドライバ回路4とスキャン電極ドライバIC5、および共通電極ドライバ回路7を制御する。それぞれのセル8は、スキャン電極 $EX_1 \sim EX_n$ と共通電極 $EY_1 \sim EY_n$ 間に与えられたパルスによって、前記書き込まれたアドレスデータ $L_2 \sim L_n$ に応じた維持放電を起こして発光する。この発光を、サブフィールド毎に決められた回数だけ繰り返して、維持放電期間を終了する。前記1サブフィールドの動作を、サブフィールド数だけ繰り返し、1フレームの第1フィールドの動作を終了する。

【0034】次に、1フレーム第2フィールドでは、同期信号と偶数ラインのデータが制御回路1に入力される。制御回路1は、同期信号を基準として入力された偶数ラインのデータをメモリB3に書き込む。また、制御回路1は、メモリB3にデータを書き込むと同時に、メモリA2から1フレーム第1フィールドで書き込んだ奇数ラインのデータを読み出す。前記メモリA2から読み出すデータは、それぞれのサブフィールドに対応したデータである。まず、制御回路1は、図4に示したように、全部のセル8の状態を均一にするため、アドレス期間の始めに全てのセル8に対して書き込み/消去を行う。次に、制御回路1は、スキャン電極ドライバIC5とアドレス電極ドライバIC6を制御して、アドレスデータの書き込みを行う。制御回路1は、メモリA2から1ライン目のデータを読み出し、アドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は、アドレス電極 $EW_1 \sim EW_n$ に対応したアドレスデータ L_1 を出力する。この時、スキャン電極ドライバIC5は、1ライン目と2ライン目のライン選択信号 X_1, X_2 を出力する。アドレスデータ L_1 とライン選択信号 X_1, X_2 によって、1ライン目と2ライン目のセル8に同一のデータが書き込まれる。以降、制御回路1は、メモリA2から奇数ラインのデータを順番に読み出して、アドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は、 L_1 と同様に奇数ラインのアドレスデータ $L_3 \sim L_{n-1}$ を出力する。この時、スキャン電極ドライバIC5は、 X_1, X_2 と同様にアドレスデータに対応した2ラインずつのライン選択信号($X_3, X_4 \sim (X_{n-1}, X_n)$)を順番に出力し、全セル8の書き込みを行

い、アドレス期間を終了する。次の維持放電期間の動作は、1フレームの第1フィールドと同様であるので、詳細な説明は省略する。前記1サブフィールドの動作を、サブフィールド数だけ繰り返し、1フレームの第2フィールドの動作を終了する。

【0035】プラズマディスプレイは、前記2フィールドの動作を繰り返して、映像信号の表示を行う。

【0036】このように、インタレース信号の1ラインのデータを2ラインに同時に書き込むことで、ライン補間した映像を表示しつつ、アドレスデータの書き込み時間を半分にすることができる。

【0037】図4では、第1フィールドで1ライン目のセル8が発光しないようなデータを書き込むように表示したが、データの書き込み動作を省略しても同様の効果を奏する。

【0038】実施の形態3. 図5はこの発明の実施の形態3であるプラズマディスプレイの構成を示す図である。図において、 EW_{u1} から EW_{un} は、パネル9の上半分のセル8のアドレス電極、 EW_{l1} から EW_{ln} は、パネル9の下半分のセル8のアドレス電極、10はアドレス電極 $EW_{u1} \sim EW_{un}$ を駆動する上アドレス電極ドライバIC、11はアドレス電極 $EW_{l1} \sim EW_{ln}$ を駆動する下アドレス電極ドライバICである。図6はこの発明の実施の形態3を説明するための各電極の駆動波形を示す図であり、詳しくは、プラズマディスプレイで、インタレース信号をノンインタレース表示する場合の各電極の駆動波形の例を示している。

【0039】次に、動作について説明する。1フレームの第1フィールドでは、同期信号と奇数ラインのデータが制御回路1に入力される。制御回路1は、同期信号を基準として入力された奇数ラインのデータをメモリA2に書き込む。また、制御回路1は、メモリA2にデータを書き込むと同時に、メモリB3から一つ前のフィールドで書き込まれた偶数ラインのデータを読み出す。前記メモリB3から読み出すデータは、それぞれのサブフィールドに対応したデータである。次に、制御回路1は、スキャン電極ドライバIC5と上アドレス電極ドライバIC10、下アドレス電極ドライバIC11を制御して、アドレスデータの書き込みを行う。メモリB3のデータは、偶数ラインのデータであるので、制御回路1は、上アドレス電極ドライバIC10が、1ライン目のセル8を黒、すなわち発光させないようなデータを出力するように制御する。また、制御回路1は、メモリB3から $n/2$ ライン目のデータを読み出して、下アドレス電極ドライバIC11に送る。この時、スキャン電極ドライバIC5は、1ライン目のスキャン電極 EX_1 と $n/2+1$ ライン目のスキャン電極 $EX_{n/2+1}$ にライン選択信号 $X_1, X_{n/2+1}$ を出力する。この動作で1ライン目のセル8には、黒のデータが書き込まれ、 $n/2+1$ ライン目には、アドレスデータ $L_{n/2}$ が書き込まれる。次に、制御回路1は、メモリB3から2ライ

ン目と $n/2+2$ ライン目のデータを読み出して、2ライン目のデータを上アドレス電極ドライバIC10に送り、 $n/2+2$ ライン目のデータを下アドレス電極ドライバIC11に送る。上アドレス電極ドライバIC10は、アドレス電極 $EWu_1 \sim EWu_n$ に対応したアドレスデータ L_2 を出力し、下アドレス電極ドライバIC11は、アドレス電極 $EWl_1 \sim EWl_n$ に対応したアドレスデータ $L_{n/2+2}$ を出力する。この時、スキャン電極ドライバIC5は、2ライン目と3ライン目のライン選択信号 X_2, X_3 と $n/2+2$ ライン目と $n/2+3$ ライン目のライン選択信号 $X_{n/2+2}, X_{n/2+3}$ を出力する。アドレスデータ L_2 とライン選択信号 X_2, X_3 によって、2ライン目と3ライン目のセルにデータが書き込まれ、アドレスデータ $L_{n/2+2}$ とライン選択信号 $X_{n/2+2}, X_{n/2+3}$ によって、 $n/2+2$ ライン目と $n/2+3$ ライン目のセルにデータが書き込まれる。以降、制御回路1は、メモリB3からパネル上側の偶数ラインのデータとパネル下側の偶数ラインのデータを順番に読み出して、上アドレス電極ドライバIC10と下アドレス電極ドライバIC11に送る。上アドレス電極ドライバIC10は、 L_2 と同様に偶数ラインのアドレスデータ $L_4 \sim L_{n/2}$ を出力し、下アドレス電極ドライバIC11は、 $L_{n/2+2}$ と同様に偶数ラインのアドレスデータ $L_{n/2+4} \sim L_n$ を出力する。この時、スキャン電極ドライバIC5は、 $X_2, X_3, X_{n/2+2}, X_{n/2+3}$ と同様に上アドレス電極ドライバIC10と下アドレス電極ドライバIC11のデータに対応した2ラインずつの上側のライン選択信号($X_4, X_5 \sim (X_{n/2-2}, X_{n/2-1}), X_{n/2}$)と2ラインずつの下側のライン選択信号($X_{n/2+4}, X_{n/2+5} \sim (X_{n-2}, X_{n-1}), X_n$)を出力して、全てのセル8にデータを書き込み、アドレス期間を終了する。ただし、 $X_{n/2}, X_n$ は、1ラインのみのライン選択信号である。次の、維持放電期間の動作は、実施の形態2と同様であるので、詳細な説明は省略する。前記1サブフィールドの動作を、サブフィールド数だけ繰り返して、1フレームの第1フィールドを終了する。

【0040】次に、1フレーム第2フィールドでは、同期信号と偶数ラインのデータが制御回路1に入力される。制御回路1は、同期信号を基準として入力された偶数ラインのデータをメモリB3に書き込む。また、制御回路1は、メモリB3にデータを書き込むと同時に、メモリA2から1フレーム第1フィールドで書き込んだ奇数ラインのデータを読み出す。前記メモリA2から読み出すデータは、それぞれのサブフィールドに対応したデータである。次に、制御回路1は、スキャン電極ドライバIC5と上アドレス電極ドライバIC10、下アドレス電極ドライバIC11を制御して、アドレスデータの書き込みを行う。制御回路1は、メモリA2から1ライン目と $n/2+1$ ライン目のデータを読み出して、1ライン目のデータを上アドレス電極ドライバIC10に送り、 $n/2+1$ ライン目のデータを下アドレス電極ドライバIC11に送る。上アドレス電極ドライバIC10は、アドレス電極 $EWu_1 \sim EWu_n$ に対応したアドレスデータ L_1 を出力し、下アドレス電極ドライバIC11は、アドレス電極 $EWl_1 \sim EWl_n$ に対応したアドレスデータ $L_{n/2+1}$ を出力する。この時、スキャン電極ドライバIC5は、1ライン目と2ライン目のライン選択信号 X_1, X_2 と $n/2+1$ ライン目と $n/2+2$ ライン目のライン選択信号 $X_{n/2+1}, X_{n/2+2}$ を出力する。アドレスデータ L_1 とライン選択信号 X_1, X_2 によって、1ライン目と2ライン目のセル8に同一のデータが書き込まれ、アドレスデータ $L_{n/2+1}$ とライン選択信号 $X_{n/2+1}, X_{n/2+2}$ によって、 $n/2+1$ ライン目と $n/2+2$ ライン目のセル8に同一のデータが書き込まれる。以降、制御回路1は、メモリA2からパネル上側の奇数ラインのデータとパネル下側の奇数ラインのデータを順番に読み出して、上アドレス電極ドライバIC10と下アドレス電極ドライバIC11に送る。上アドレス電極ドライバIC10は、 L_1 と同様に奇数ラインのアドレスデータ $L_3 \sim L_{n/2-1}$ を出力し、下アドレス電極ドライバIC11は、 $L_{n/2+1}$ と同様に奇数ラインのアドレスデータ $L_{n/2+3} \sim L_{n-1}$ を出力する。この時、スキャン電極ドライバIC5は、上アドレス電極ドライバIC10と下アドレス電極ドライバIC11のデータに対応した、2ラインずつの上側のライン選択信号($X_3, X_4 \sim (X_{n/2-1}, X_{n/2})$)と2ラインずつの下側のライン選択信号($X_{n/2+3}, X_{n/2+4} \sim (X_{n-1}, X_n)$)を出力して、全てのセル8にデータを書き込み、アドレス期間を終了する。次の、維持放電期間の動作は、実施の形態2と同様であるので、詳細な説明は省略する。前記1サブフィールドの動作を、サブフィールド数だけ繰り返して1フレームの第2フィールドを終了する。

【0041】プラズマディスプレイは、前記2フィールドの動作を繰り返して、映像信号の表示を行う。

【0042】このように、2ラインのデータを、それぞれ2ラインに同時に書き込むことでアドレスデータの書き込み時間を1/4にすることができる。

【0043】実施の形態4. 図7はこの発明の実施の形態4であるプラズマディスプレイの構造を示す図である。図において、12は奇数ラインの共通電極を駆動する奇数ライン共通電極ドライバ回路、13は偶数ラインの共通電極を駆動する偶数ライン共通電極ドライバ回路である。図8はこの発明の実施の形態4を説明するための各電極の駆動波形を示す図である。

【0044】次に、動作について説明する。1フレームの第1フィールドでは、同期信号と奇数ラインのデータが制御回路1に入力される。制御回路1は、同期信号を基準として入力された奇数ラインのデータをメモリA2に書き込む。また、制御回路1は、メモリA2にデータを書き込むと同時に、メモリB3から一つ前のフィールドで書き込んだ偶数ラインのデータを読み出す。前記メモリB3から読み出すデータは、それぞれのサブフィールドに対応したデータである。次に、制御回路1は、スキャン電極ドライバIC5とアドレス電極ドライバIC6を

制御して、アドレスデータの書き込みを行う。メモリ B 3 のデータは、偶数ラインのデータであるので、制御回路 1 は、アドレス電極ドライバ IC 6 が、1 ライン目のセル 8 を黒、すなわち発光させないようなデータ出力するように制御する。この時、スキャン電極ドライバ IC 5 は 1 ライン目のスキャン電極 EX_1 にライン選択信号 X_1 を出力する。この動作で 1 ライン目のセル 8 には、黒のデータが書き込まれる。次に、制御回路 1 は、メモリ B 3 から 2 ライン目のデータを読み出して、アドレス電極ドライバ IC 6 に送る。アドレス電極ドライバ IC 6 は、アドレス電極 $EW_1 \sim EW_n$ に対応したアドレスデータ L_2 を出力する。この時、スキャン電極ドライバ IC 5 は、2 ライン目と 3 ライン目のライン選択信号 X_2, X_3 を出力する。アドレスデータ L_2 とライン選択信号 X_2, X_3 によって、2 ライン目と 3 ライン目のセル 8 に同一のデータが書き込まれる。以降、制御回路 1 は、メモリ B 3 から偶数ラインのデータを順番に読み出して、アドレス電極ドライバ IC 6 に送る。アドレス電極ドライバ IC 6 は、 L_2 と同様に偶数ラインのアドレスデータ $L_4 \sim L_n$ を出力する。この時、スキャン電極ドライバ IC 5 は、 X_2, X_3 と同様にアドレスデータに対応した 2 ラインずつのライン選択信号 ($X_4, X_5 \sim (X_{n-2}, X_{n-1}), X_n$) を出力して、全てのセル 8 にデータを書き込み、アドレス期間を終了する。ただし、 X_n は 1 ラインのみのライン選択信号である。次に、制御回路 1 は、スキャン電極 $EX_1 \sim EX_n$ と偶数ラインの共通電極 $EY_2, EY_4 \sim EY_n$ が交互にパルスを出し、奇数ラインの共通電極 $EY_1, EY_3 \sim EY_{n-1}$ はパルスを発生しないように、スキャン電極ドライバ回路 4 とスキャン電極ドライバ IC 5、奇数ライン共通電極ドライバ回路 1 2、および偶数ライン共通電極ドライバ回路 1 3 を制御する。偶数ラインのセル 8 は、スキャン電極 $EX_1 \sim EX_n$ と偶数ラインの共通電極 $EY_2, EY_4 \sim EY_n$ 間に与えられたパルスによって、前記書き込まれたデータ $L_2 \sim L_n$ に応じた維持放電を起こして発光する。この発光を、サブフィールド毎に決められた回数繰り返して、維持放電期間を終了する。前記 1 サブフィールドの動作をサブフィールド数だけ繰り返して 1 フレームの第 1 フィールドの動作を終了する。

【0045】次に、1 フレーム第 2 フィールドでは、同期信号と偶数ラインのデータが制御回路 1 に入力される。制御回路 1 は、同期信号を基準として入力された偶数ラインのデータをメモリ B 3 に書き込む。また、制御回路 1 は、偶数ラインのデータをメモリ B 3 に書き込むと同時に、メモリ A 2 から 1 フレーム第 1 フィールドで書き込んだ奇数ラインのデータを読み出す。前記メモリ A 2 から読み出すデータは、それぞれのサブフィールドに対応したデータである。次に、制御回路 1 は、スキャン電極ドライバ IC 5 とアドレス電極ドライバ IC 6 を制御して、アドレスデータの書き込みを行う。制御回路 1 は、メモリ A 2 から 1 ライン目のデータを読み出して、アドレス電極ドライバ IC 6 に送る。アドレス電極ドライ

バ IC 6 は、アドレス電極 $EW_1 \sim EW_n$ に対応したアドレスデータ L_1 を出力する。この時、スキャン電極ドライバ IC 5 は、1 ライン目と 2 ライン目のライン選択信号 X_1, X_2 を出力する。アドレスデータ L_1 とライン選択信号 X_1, X_2 によって、1 ライン目と 2 ライン目のセル 8 に同一のデータが書き込まれる。以降、制御回路 1 は、メモリ A 2 から奇数ラインのデータを順番に読み出して、アドレス電極ドライバ IC 6 に送る。アドレス電極ドライバ IC 6 は、 L_1 と同様に奇数ラインのアドレスデータ $L_3 \sim L_{n-1}$ を出力する。この時、スキャン電極ドライバ IC 5 は、 X_1, X_2 と同様にアドレスデータに対応した 2 ラインずつのライン選択信号 ($X_3, X_4 \sim (X_{n-1}, X_n)$) を出力して、全てのセル 8 にデータを書き込み、アドレス期間を終了する。次に、制御回路 1 は、スキャン電極 $EX_1 \sim EX_n$ と奇数ラインの共通電極 $EY_1, EY_3 \sim EY_{n-1}$ が交互にパルスを出し、偶数ラインの共通電極 $EY_2, EY_4 \sim EY_n$ がパルスを発生しないように、スキャン電極ドライバ回路 4 とスキャン電極ドライバ IC 5、奇数ラインの共通電極ドライバ回路 1 2、および偶数ラインの共通電極ドライバ回路 1 3 を制御する。奇数ラインのセル 8 は、スキャン電極 $EX_1 \sim EX_n$ と奇数ラインの共通電極 $EY_1, EY_3 \sim EY_{n-1}$ 間に与えられたパルスによって、前記書き込まれたアドレスデータ $L_1 \sim L_{n-1}$ に応じた維持放電を起こして発光する。この発光を、サブフィールド毎に決められた回数繰り返して、維持放電期間を終了する。前記 1 サブフィールドの動作をサブフィールド数だけ繰り返して 1 フレームの第 2 フィールドの動作を終了する。

【0046】プラズマディスプレイは、前記 2 フィールドの動作を繰り返して、映像信号の表示を行う。

【0047】このように、1 ラインのデータを 2 ラインに同時に書き込み、奇数ラインの共通電極と偶数ラインの共通電極を独立して制御することでインタレース表示を行うことができる。

【0048】図 8 では、第 1 フィールドで 1 ライン目のセル 8 が発光しないようなデータを書き込むように表示したが、省略しても同様の動作を行うことができる。

【0049】また、図 8 では、偶数ラインの表示の際にも奇数ラインのセル 8 に偶数ラインのデータを書き込み、奇数ラインの表示の際にも偶数ラインのセル 8 に奇数ラインのデータを書き込むように表示したが、図 9 に示すように、奇数ラインの表示の際には、偶数ラインにデータを書き込まず、偶数ラインの表示の際には、奇数ラインにデータを書き込まないように制御しても良い。

【0050】実施の形態 5. なお、実施の形態 4 では、奇数ラインの表示の際に奇数ラインのデータを奇数ラインと偶数ラインの 2 ラインのセル 8 に同時に書き込み、維持放電のパルスをスキャン電極 $EX_1 \sim EX_n$ と奇数ラインの共通電極 $EY_1, EY_3 \sim EY_{n-1}$ が交互にパルスを出し、偶数ラインの共通電極 $EY_2, EY_4 \sim EY_n$ がパルスを発生しないように制御し、偶数ラインの表示の際に偶数ラインのデ

ータを偶数ラインと奇数ラインの2ラインのセル8に同時に書き込み、維持放電のパルスをスキャン電極 $EX_1 \sim EX_n$ と偶数ラインの共通電極 $EY_2, EY_4 \sim EY_n$ が交互にパルスを出し、奇数ラインの共通電極 $EY_1, EY_3 \sim EY_{n-1}$ がパルスを発生しないように制御したが、図10に示すように、維持放電期間に全ての共通電極 $EY_1 \sim EY_n$ にパルスを発生するように制御することで、インタレース信号をノンインタレース表示することができる。

【0051】奇数ラインと偶数ラインに分けた共通電極を同時に駆動する以外の動作は、実施の形態4と同様であるので、詳細な説明は省略する。

【0052】実施の形態6. 図11はこの発明の実施の形態6であるプラズマディスプレイを示す図である。図12はこの発明の実施の形態6を説明するための各電極の駆動波形を示す図であり、詳しくは、プラズマディスプレイで、インタレース信号を表示する場合の駆動波形の例を示している。

【0053】次に、動作について説明する。1フレームの第1フィールドでは、同期信号と奇数ラインのデータが制御回路1に入力される。制御回路1は、同期信号を基準として入力された奇数ラインのデータをメモリA2に書き込む。また、制御回路1は、メモリA2にデータを書き込むと同時に、メモリB3から一つ前のフィールドで書き込んだ偶数ラインのデータを読み出す。前記メモリB3から読み出すデータは、それぞれのサブフィールドに対応したデータである。次に、制御回路1は、スキャン電極ドライバIC5とアドレス電極ドライバIC6を制御して、アドレスデータの書き込みを行う。制御回路1は、メモリB3から2ライン目のデータを読み出して、アドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は、アドレス電極 $EW_1 \sim EW_n$ に対応したアドレスデータ L_2 を出力する。この時、スキャン電極ドライバIC5は、共通接続された1ライン目と2ライン目のスキャン電極 EX_1, EX_2 にライン選択信号 X_1, X_2 を出力する。ここで、ライン選択信号 X_1 と X_2 は、スキャン電極 EX_1, EX_2 が共通接続されているので同一の信号である。アドレスデータ L_2 とライン選択信号 X_1, X_2 によって、1ライン目と2ライン目のセル8に同一のデータが書き込まれる。以降、制御回路1は、メモリB3から偶数ラインのデータを順番に読み出して、アドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は、 L_2 と同様に偶数ラインのアドレスデータ $L_4 \sim L_n$ を出力する。この時、スキャン電極ドライバIC5は、 X_1, X_2 と同様にアドレスデータに対応した2ラインずつのライン選択信号 $(X_3, X_4) \sim (X_{n-1}, X_n)$ を出力して、全てのセル8にデータを書き込み、アドレス期間を終了する。次に、制御回路1は、スキャン電極 $EX_1 \sim EX_n$ と偶数ラインの共通電極 $EY_2, EY_4 \sim EY_n$ が交互にパルスを出し、奇数ラインの共通電極 $EY_1, EY_3 \sim EY_{n-1}$ はパルスを発生しないように、スキャン電極ドライバ回路4とスキャン電極ドライバIC5、奇数ライ

ン共通電極ドライバ回路12、および偶数ライン共通電極ドライバ回路13を制御する。偶数ラインのセル8は、スキャン電極 $EX_1 \sim EX_n$ と偶数ラインの共通電極 $EY_2, EY_4 \sim EY_n$ 間に与えられたパルスによって、前記書き込まれたアドレスデータ $L_2 \sim L_n$ に応じた維持放電を起こして発光する。この発光を、サブフィールド毎に決められた回数繰り返して、維持放電期間を終了する。前記1サブフィールドの動作を、サブフィールド数だけ繰り返し、1フレームの第1フィールドの動作を終了する。

【0054】次に、1フレーム第2フィールドでは、同期信号と偶数ラインのデータが制御回路1に入力される。制御回路1は、同期信号を基準として入力された偶数ラインのデータをメモリB3に書き込む。また、制御回路1は、偶数ラインのデータをメモリB3に書き込むと同時に、メモリA2から1フレーム第1フィールドで書き込んだ奇数ラインのデータを読み出す。前記メモリA2から読み出すデータは、それぞれのサブフィールドに対応したデータである。制御回路1は、メモリA2から1ライン目のデータを読み出して、アドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は、アドレス電極 $EW_1 \sim EW_n$ に対応したアドレスデータ L_1 を出力する。この時、スキャン電極ドライバIC5は、共通接続された1ライン目と2ライン目のスキャン電極 EX_1, EX_2 にライン選択信号 X_1, X_2 を出力する。ここで、ライン選択信号 X_1 と X_2 は、スキャン電極 EX_1, EX_2 が共通接続されているので同一の信号である。アドレスデータ L_1 とライン選択信号 X_1, X_2 によって、1ライン目と2ライン目のセル8に同一のデータが書き込まれる。以降、制御回路1は、メモリA2から奇数ラインのデータを順番に読み出して、アドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は、 L_1 と同様に奇数ラインのアドレスデータ $L_3 \sim L_{n-1}$ を出力する。この時、スキャン電極ドライバIC5は、 X_1, X_2 と同様にアドレスデータに対応した2ラインずつのライン選択信号 $(X_3, X_4) \sim (X_{n-1}, X_n)$ を出力して、全てのセル8にデータを書き込み、アドレス期間を終了する。次に、制御回路1は、スキャン電極 $EX_1 \sim EX_n$ と奇数ラインの共通電極 $EY_1, EY_3 \sim EY_{n-1}$ が交互にパルスを出し、偶数ラインの共通電極 $EY_2, EY_4 \sim EY_n$ がパルスを発生しないように、スキャン電極ドライバ回路4とスキャン電極ドライバIC5、奇数ラインの共通電極ドライバ回路12、および偶数ラインの共通電極ドライバ回路13を制御する。奇数ラインのセル8は、スキャン電極 $EX_1 \sim EX_n$ と奇数ラインの共通電極 $EY_1, EY_3 \sim EY_{n-1}$ 間に与えられたパルスによって、前記書き込まれたアドレスデータ $L_1 \sim L_{n-1}$ に応じて、維持放電を起こして発光する。この発光を、サブフィールド毎に決められた回数繰り返して、維持放電期間を終了する。前記1サブフィールドの動作を、サブフィールド数だけ繰り返し、1フレームの第2フィールドの動作を終了する。

【0055】プラズマディスプレイは、前記2フィール

ドの動作を繰り返して、映像信号の表示を行う。

【0056】このように、インタレース表示を行う場合は、スキャン電極の奇数ラインと偶数ラインを1本ずつ共通接続することで、スキャン電極ドライバIC5を半分にすることができる。

【0057】実施の形態7. なお、実施の形態2では、この発明におけるプラズマディスプレイにおいてインタレース信号をノンインタレース表示する際の動作を示したが、図13に示すように制御することで、同一のパネル構成でインタレース信号のノンインタレース表示とノンインタレース信号の表示を行うことができる。図13はこの発明の実施の形態7を説明するための各電極の駆動波形を示す図であり、詳しくは、プラズマディスプレイで、ノンインタレース信号をノンインタレース表示する場合の駆動波形の例を示している。

【0058】次に、動作について説明する。図1、図13において、同期信号と全ラインのデータが制御回路1に入力される。制御回路1は、同期信号を基準として入力された全ラインのデータをメモリA2に書き込む。この時の、メモリA2は、インタレース信号の表示のみを行う場合に比べて、2倍のメモリ容量が必要である。制御回路1は、メモリA2にデータを書き込むと同時に、メモリB3から一つ前のフィールドで書き込んだ全ラインのデータを読み出す。前記メモリB3から読み出すデータは、それぞれのサブフィールドに対応したデータである。次に、制御回路1は、スキャン電極ドライバIC5とアドレス電極ドライバIC6を制御して、アドレスデータの書き込みを行う。制御回路1は、メモリB3から1ライン目のデータを読み出して、アドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は、アドレス電極EW₁~EW_nに対応したアドレスデータL₁を出力する。この時、スキャン電極ドライバIC5は、1ライン目のライン選択信号X₁を出力する。アドレスデータL₁とライン選択信号X₁によって、1ライン目のセル8にデータが書き込まれる。次に、制御回路1は、メモリB3から読み出した2ライン目のデータをアドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は、アドレス電極EW₁~EW_nに対応したアドレスデータL₂を出力する。この時、スキャン電極ドライバIC5は、2ライン目のライン選択信号X₂を出力する。アドレスデータL₂とライン選択信号X₂によって、2ライン目のセル8にデータが書き込まれる。以降、制御回路1は、メモリB3からデータを順番に読み出して、アドレス電極ドライバIC6に送る。アドレス電極ドライバIC6は、L₁, L₂と同様にアドレスデータL₃~L_nを出力する。この時、スキャン電極ドライバIC5は、アドレスデータに対応した1ラインずつのライン選択信号X₃~X_nを出力して、全てのセル8にデータを書き込み、アドレス期間を終了する。次に、制御回路1は、スキャン電極EX₁~EX_nと共通電極EY₁~EY_nが交互にパルスを出力するように、スキャン電極ドライバ回路

4とスキャン電極ドライバIC5、および共通電極ドライバ回路7を制御する。それぞれのセル8は、スキャン電極EX₁~EX_nと共通電極EY₁~EY_n間に与えられたパルスによって、前記書き込まれたデータL₁~L_nに応じた維持放電を起こして発光する。この発光を、サブフィールド毎に決められた回数繰り返して、維持放電期間を終了する。前記1サブフィールドの動作を、サブフィールド数だけ繰り返して、1フィールドの動作を終了する。

【0059】次のフィールドで、制御回路1は、同期信号を基準として入力された全ラインのデータをメモリB3に書き込む。この時の、メモリB3は、インタレース信号の表示のみを行う場合に比べて、2倍のメモリ容量が必要である。制御回路1は、メモリB3にデータを書き込むと同時に、メモリA2から一つ前のフィールドで書き込んだ全ラインのデータを読み出す。前記メモリA2から読み出すデータは、それぞれのサブフィールドに対応したデータである。次のアドレスデータの書き込みと維持放電期間の動作は、前記フィールドの動作と同様であるので、詳細な説明は省略する。

【0060】プラズマディスプレイは、前記2フィールドの動作を繰り返して、ノンインタレース信号の表示を行う。

【0061】また、実施の形態7におけるインタレース信号のノンインタレース表示の動作は、実施の形態2と同様であるので、詳細な説明は省略する。

【0062】このように、ノンインタレース信号の表示の際は、各ライン毎にアドレスデータを書き込み、インタレース信号の場合は、1ラインのアドレスデータを2ライン同時に書き込むように制御することで、同一のパネル構成で、インタレース信号のノンインタレース表示とノンインタレース信号の表示を行うことができる。

【0063】

【発明の効果】この発明は、以上説明したように構成されているので、以下に示すような効果を奏する。

【0064】プラズマディスプレイにおいて、1ラインのデータを2ラインに同時に書き込むことで、アドレス期間を約半分にして、プラズマディスプレイの高輝度化、多階調化、高精細化を実現することができる。

【0065】また、インタレース信号の1ライン分のデータを2ラインに同時に書き込むことで、インタレース信号をノンインタレース表示して、ラインフリッカを低減することができるとともに、アドレス期間を約半分にして、プラズマディスプレイの高輝度化、多階調化、高精細化を実現することができる。

【0066】さらに、インタレース信号をノンインタレース表示する際に、インタレース信号の1ラインを2ラインに同時に書き込むようにしたので、インタレース信号をノンインタレース信号に変換するライン補間回路が不要になる。

【0067】また、アドレス電極を分割し、2ラインの

データをそれぞれ2ラインに同時に書き込むことで、アドレス期間を約1/4にして、プラズマディスプレイの高輝度化、多階調化、高精細化を実現することができる。

【0068】さらに、共通電極の奇数ラインと偶数ラインを独立に制御するようにしたので、インタレース表示が可能になる。

【0069】さらにまた、分割した共通電極を同時に駆動することで、ノンインタレースの表示ができる。

【0070】また、スキャン電極の奇数ラインと偶数ラインの各1本を共通接続することで、インタレース表示の場合に、スキャン電極ドライバICの数を半分にすることができる。

【0071】また、インタレース信号の場合は、1ラインのデータを2ラインに同時に書き込み、ノンインタレース信号の場合は、1ラインのデータを1ラインずつ書き込むことで、同一のパネル構成で、インタレース信号のノンインタレース表示とノンインタレース信号のノンインタレース表示を切り替えて表示することができる。

【図面の簡単な説明】

【図1】 この発明の実施の形態1、実施の形態2、および実施の形態7であるプラズマディスプレイを示す構成図である。

【図2】 この発明の実施の形態1であるプラズマディスプレイにおける1サブフィールド期間の各電極の駆動波形を示す図である。

【図3】 この発明の実施の形態2を説明するためのデータ処理の様子を示す図である。

【図4】 この発明の実施の形態2を説明するための各電極の駆動波形を示す図である。

【図5】 この発明の実施の形態3であるプラズマディスプレイの構成を示す図である。

【図6】 この発明の実施の形態3を説明するための各

電極の駆動波形を示す図である。

【図7】 この発明の実施の形態4および実施の形態5であるプラズマディスプレイを示す図である。

【図8】 この発明の実施の形態4を説明するための各電極の駆動波形を示す図である。

【図9】 この発明の実施の形態4を説明するための各電極の駆動波形を示す図である。

【図10】 この発明の実施の形態5を説明するための各電極の駆動波形を示す図である。

【図11】 この発明の実施の形態6であるプラズマディスプレイを示す図である。

【図12】 この発明の実施の形態6を説明するための各電極の駆動波形を示す図である。

【図13】 この発明の実施の形態7を説明するための各電極の駆動波形を示す図である。

【図14】 従来のプラズマディスプレイの構成を示す図である。

【図15】 従来のプラズマディスプレイのデータ処理の様子を示す図である。

【図16】 従来のプラズマディスプレイの駆動波形の様子を示す図である。

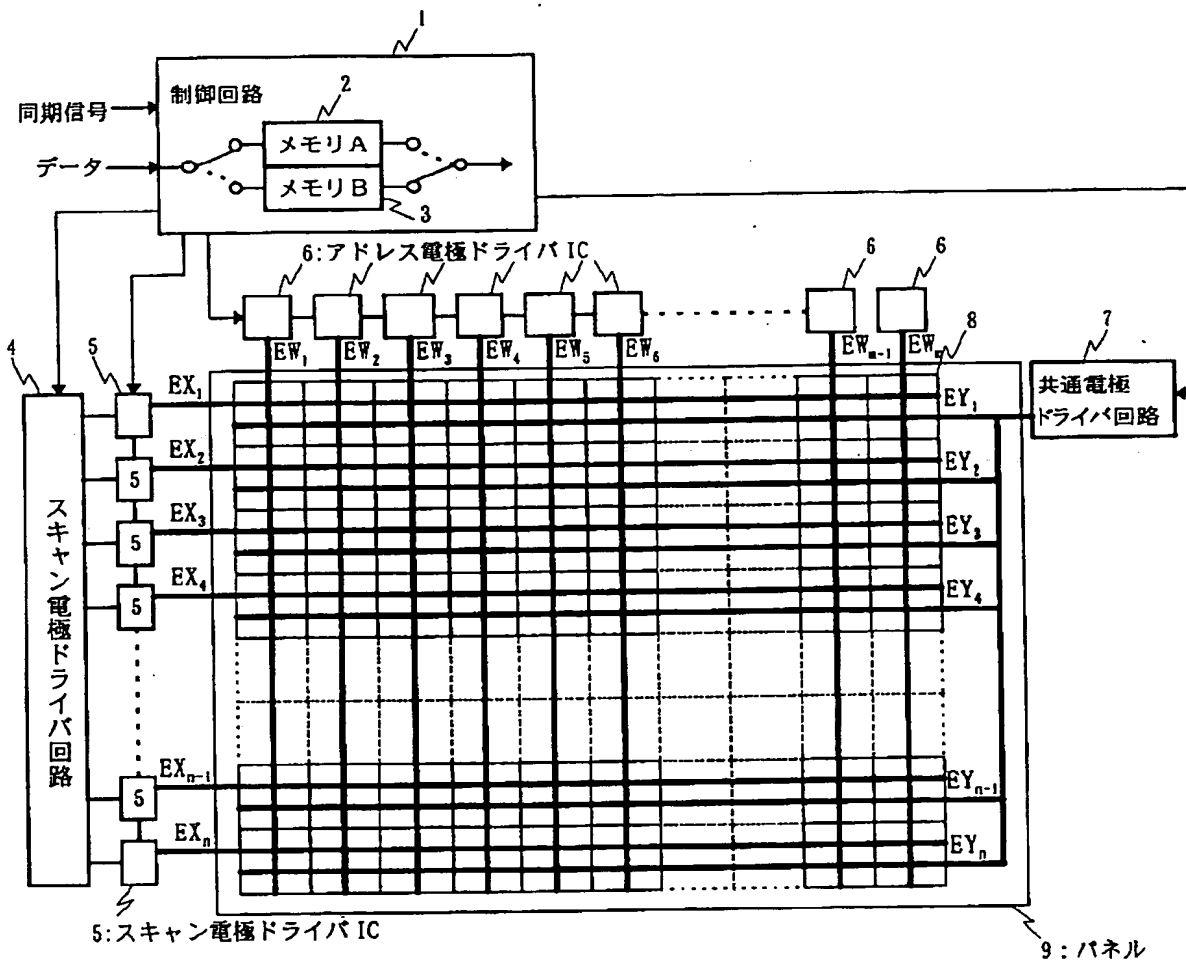
【図17】 従来のプラズマディスプレイの構成を示す図である。

【図18】 従来のプラズマディスプレイの駆動波形の様子を示す図である。

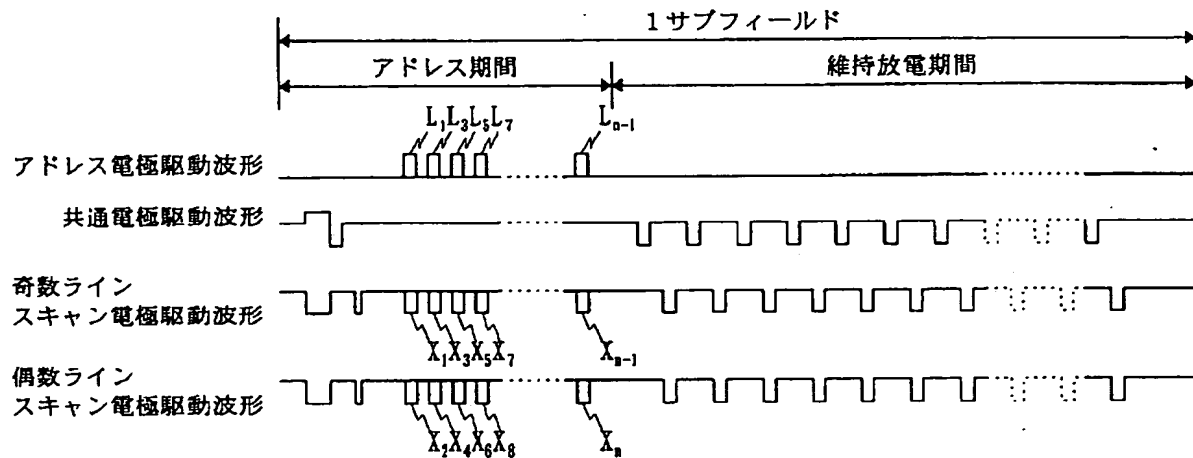
【符号の説明】

1 制御回路、2 メモリA、3 メモリB、4 スキャン電極ドライバ回路、5 スキャン電極ドライバIC、6 アドレス電極ドライバIC、7 共通電極ドライバ回路、8 セル、9 パネル、10 上アドレス電極ドライバIC、11 下アドレス電極ドライバIC、12 奇数ライン共通電極ドライバ回路、13 偶数ライン共通電極ドライバ回路。

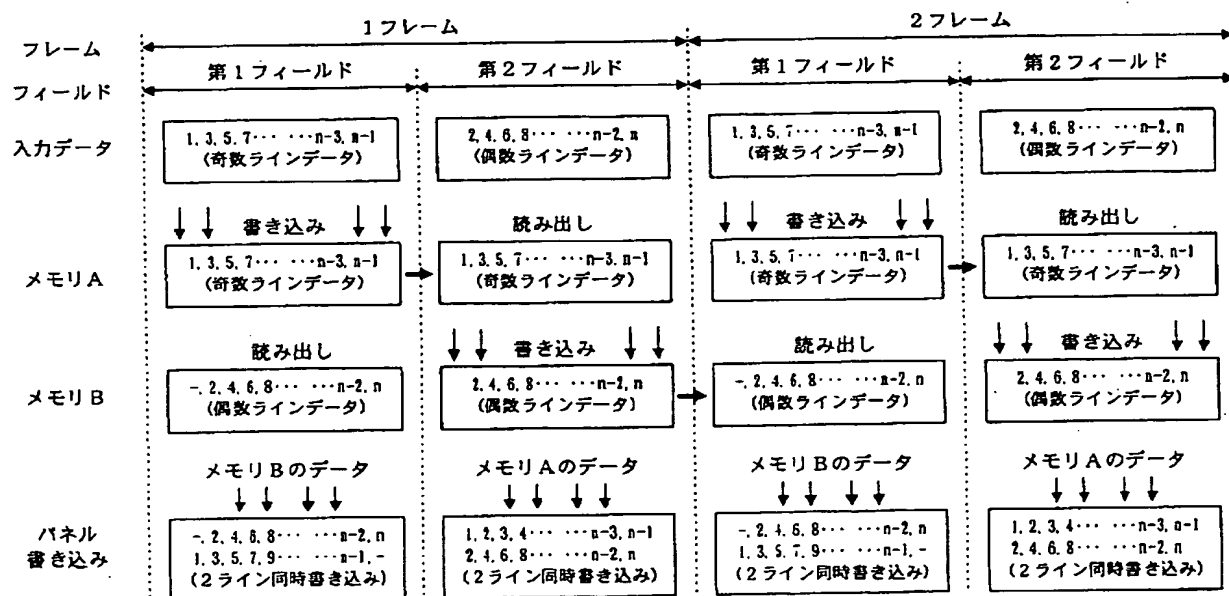
【図1】



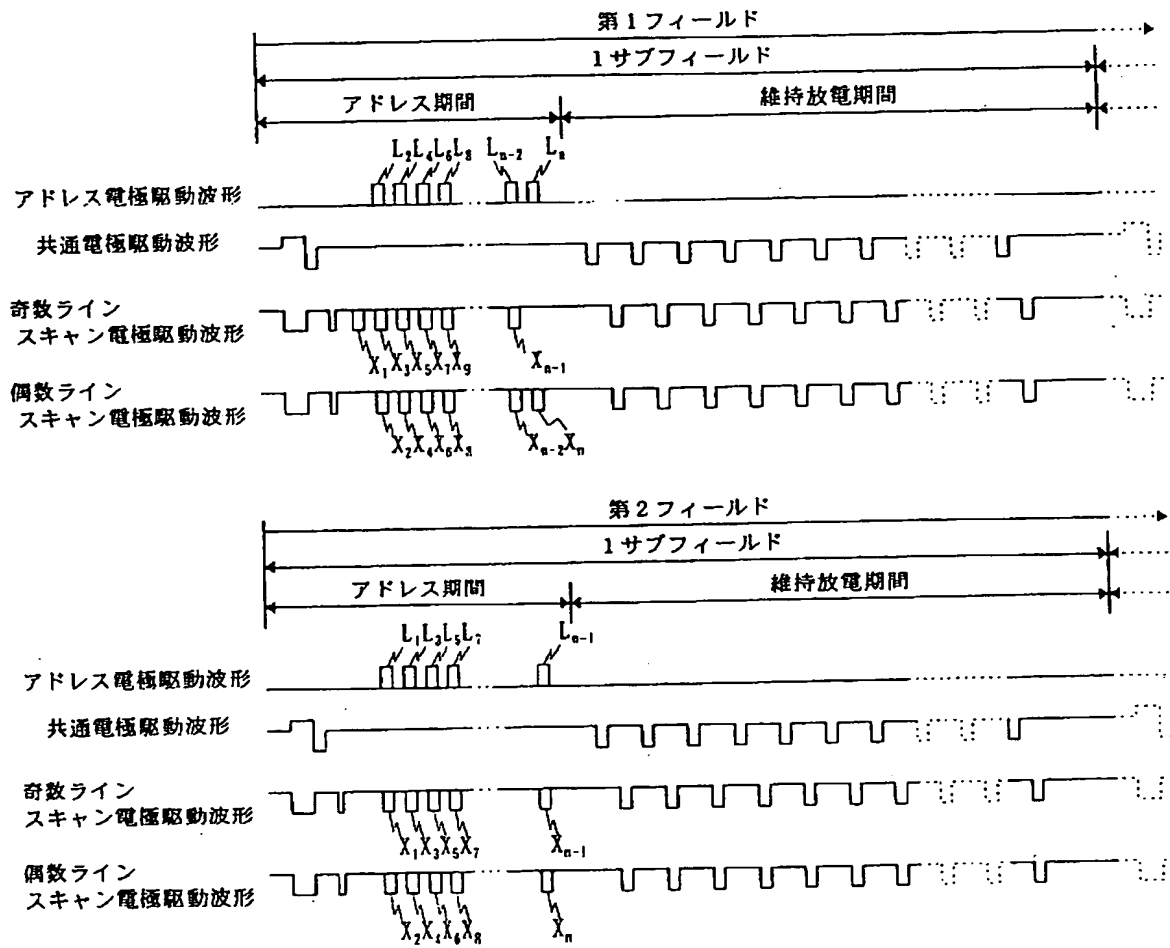
【図 2】



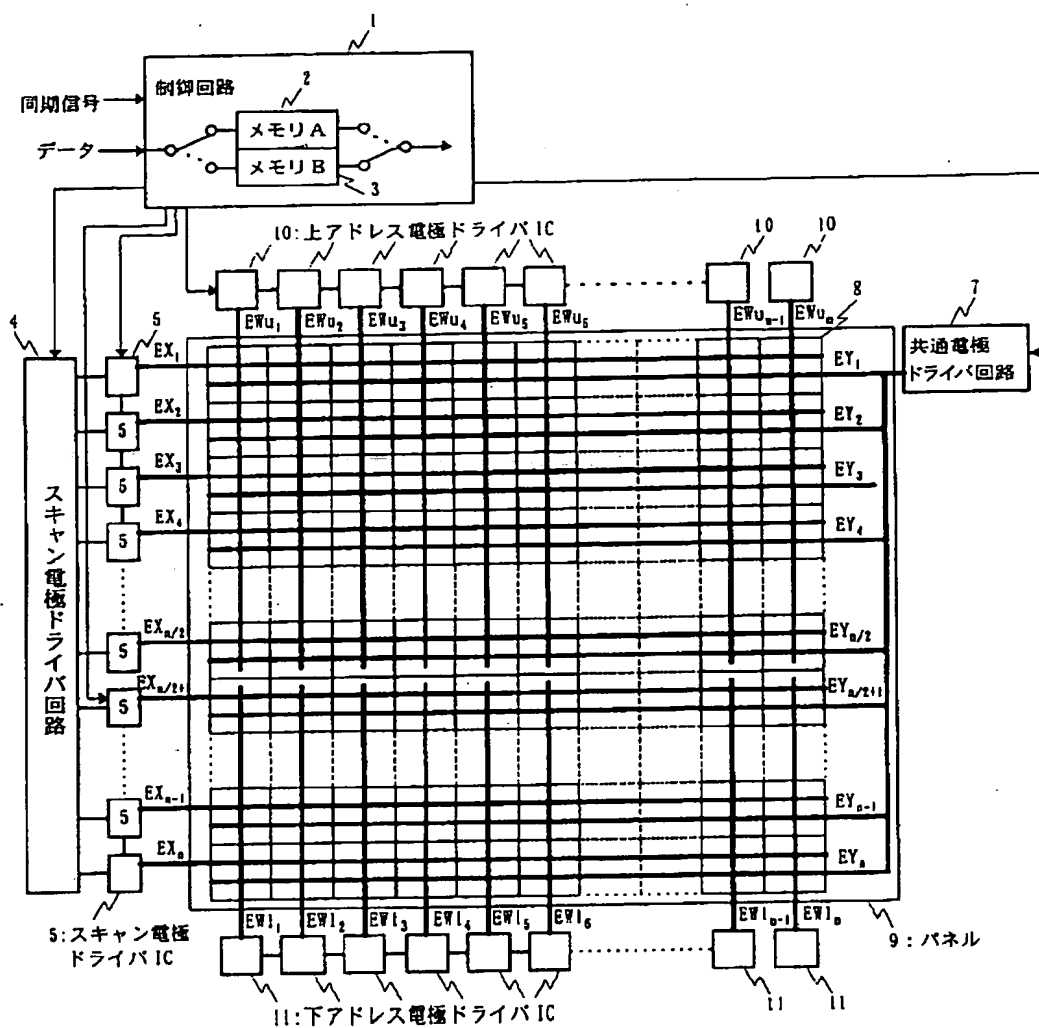
【図 3】



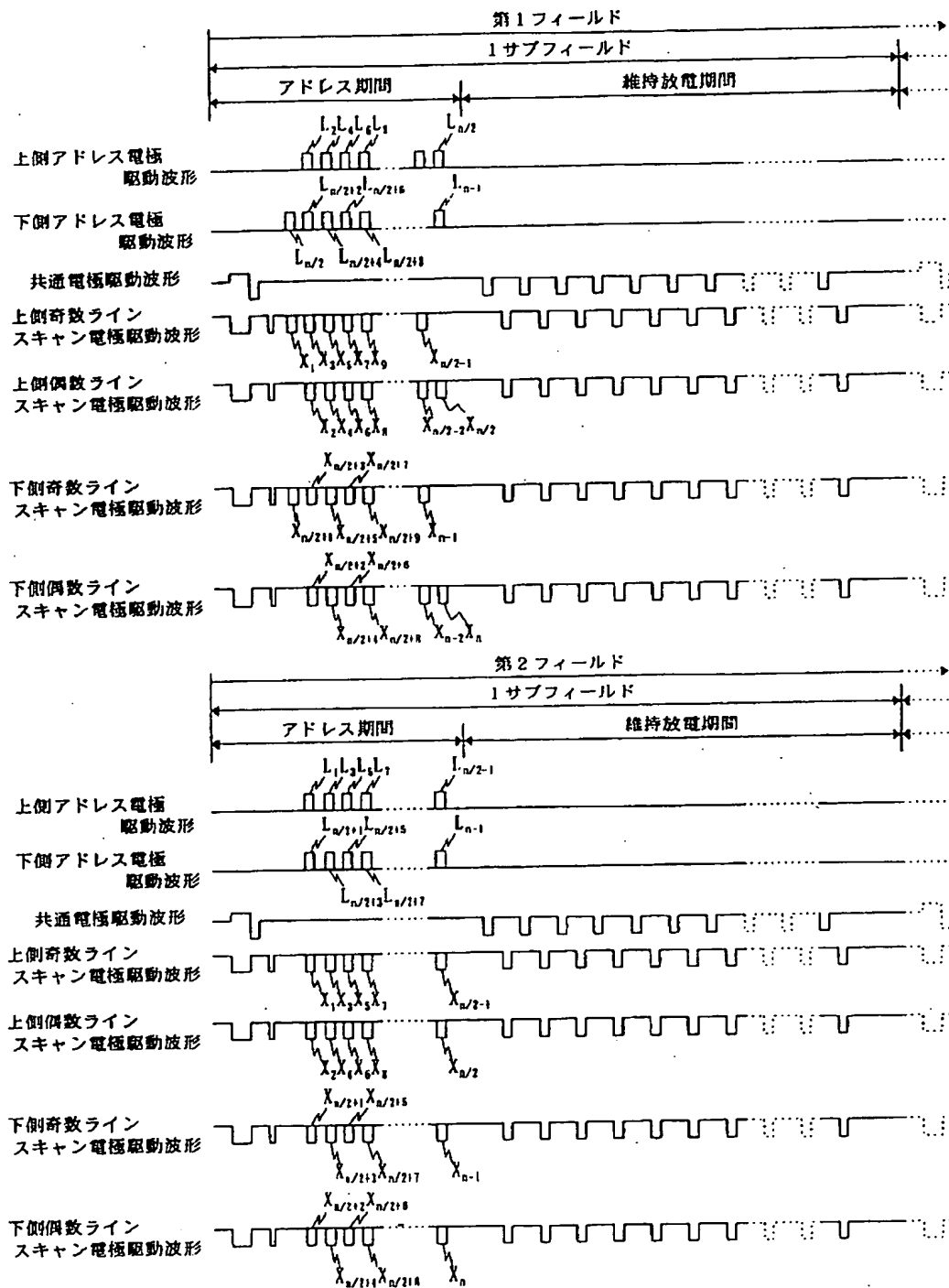
【図4】



【図5】



【図6】



同期信号 → 制御回路

データ → メモリ A / メモリ B

1: 装置全体

2: 制御回路

3: メモリ A / メモリ B

4: スキャン電極ドライバ回路

5: スキャン電極ドライバ IC

6: アドレス電極ドライバ IC

EW₁, EW₂, EW₃, EW₄, EW₅, EW₆, ..., EW_{n-1}, EW_n

EX₁, EX₂, EX₃, EX₄, ..., EX_{n-1}, EX_n

EY₁, EY₂, EY₃, EY₄, ..., EY_{n-1}, EY_n

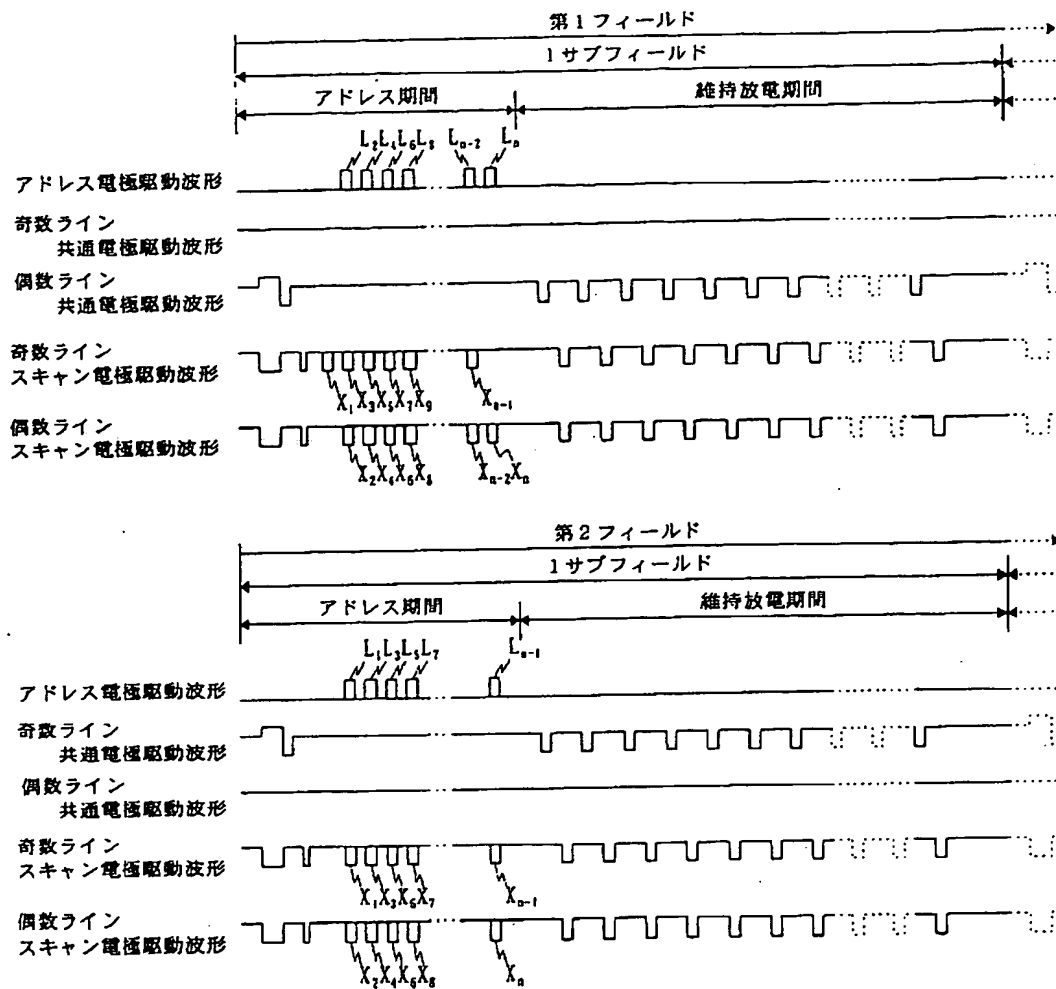
8: パネル

9: パネル

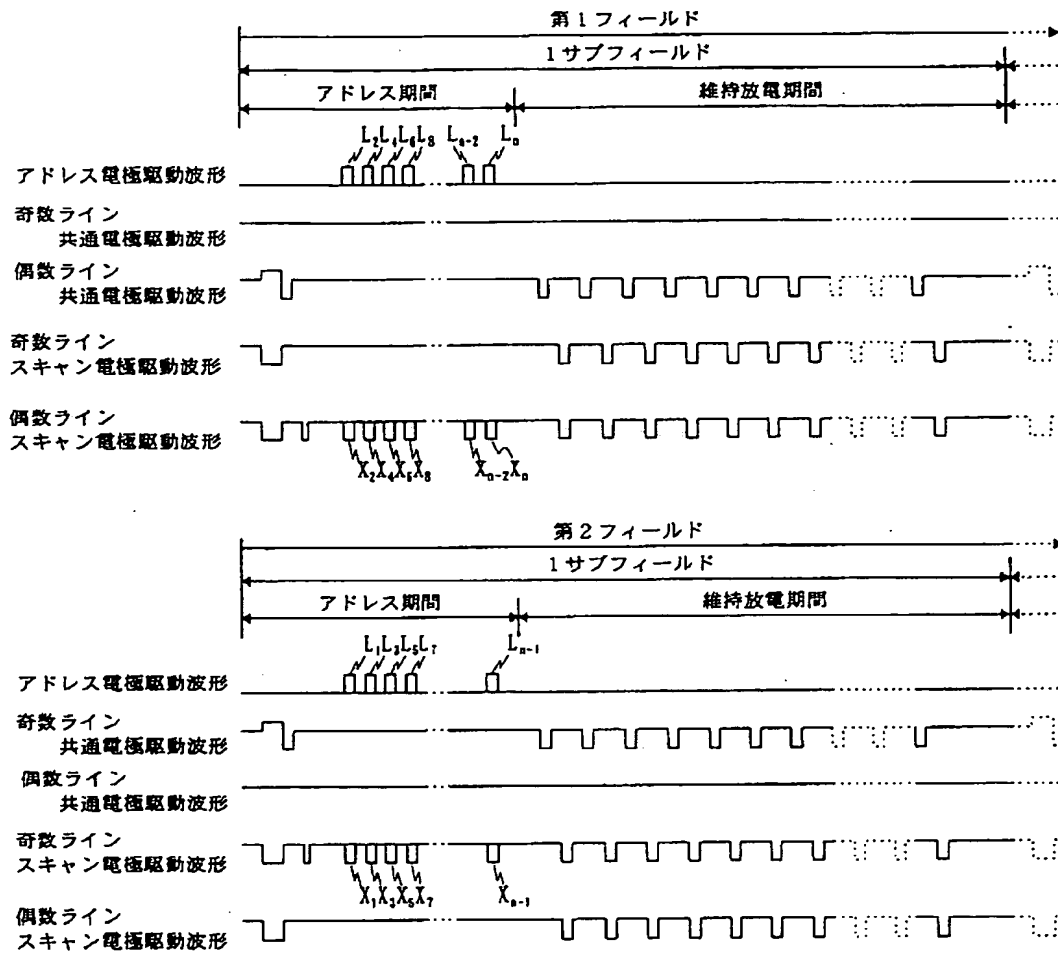
12: 奇数ライン共通電極ドライバ回路

13: 偶数ライン共通電極ドライバ回路

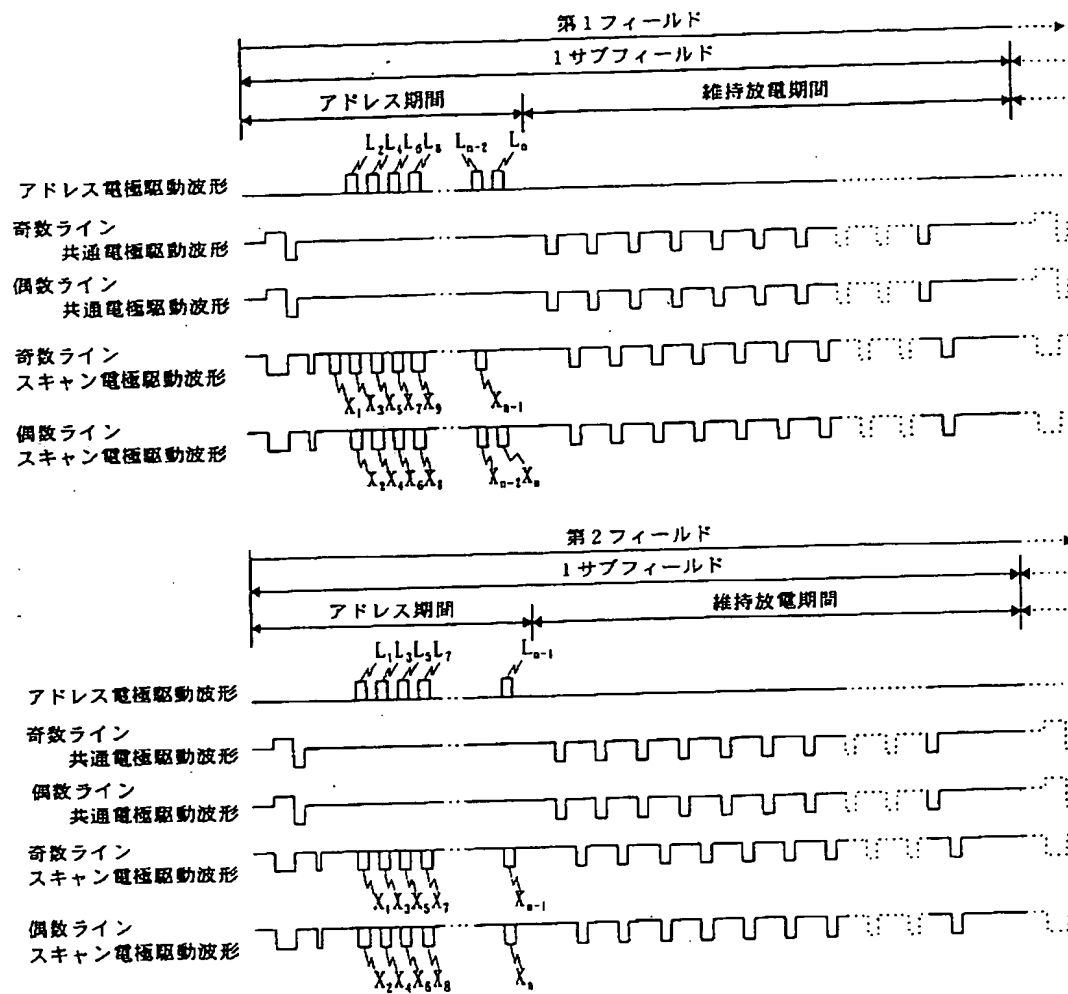
【図8】



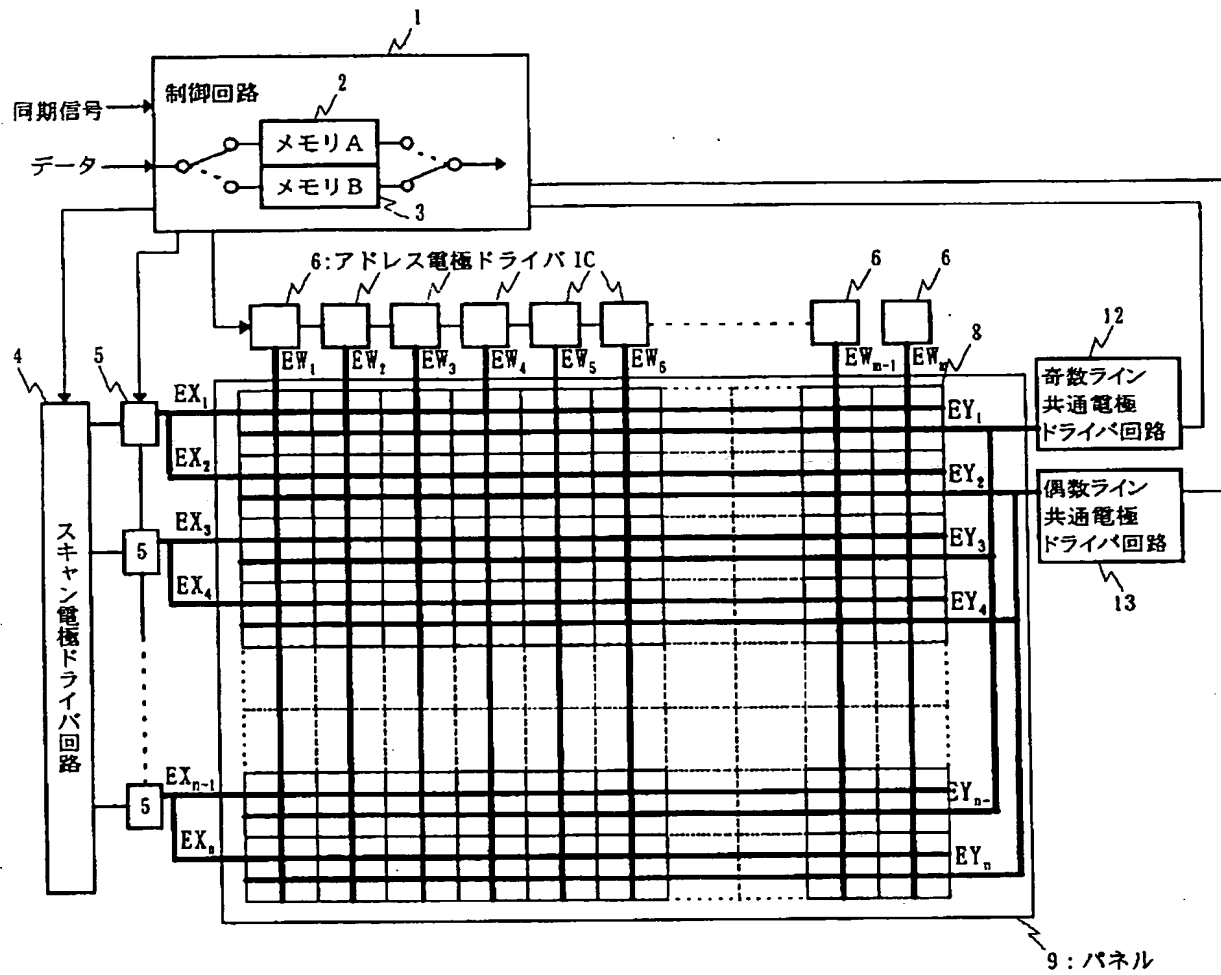
【図9】



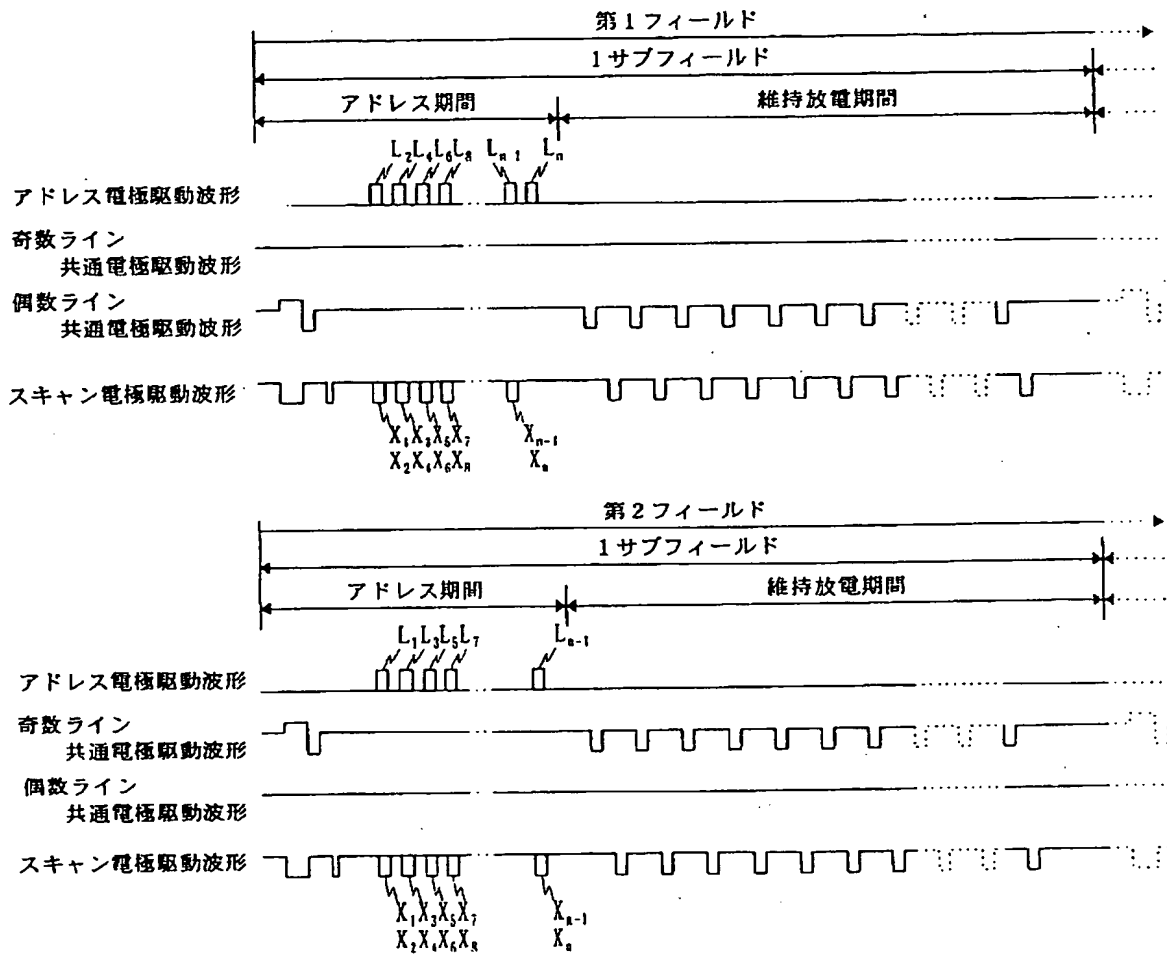
【図10】



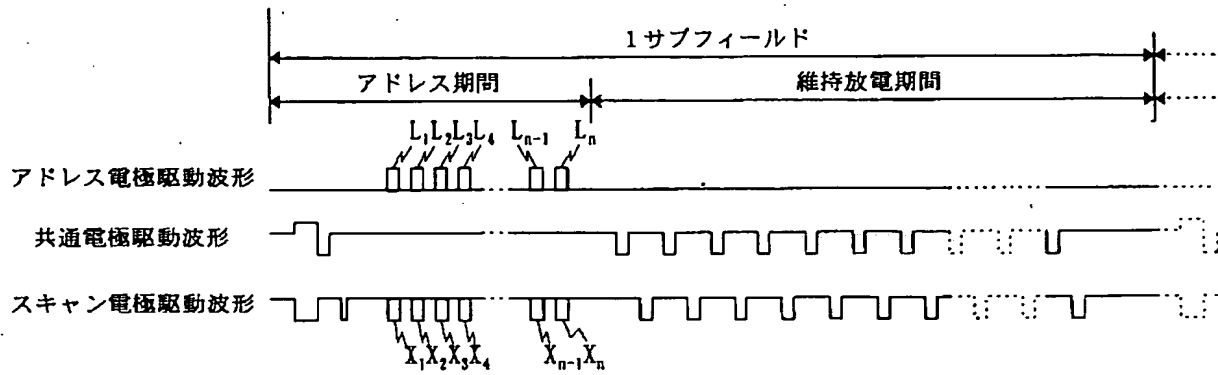
【図11】



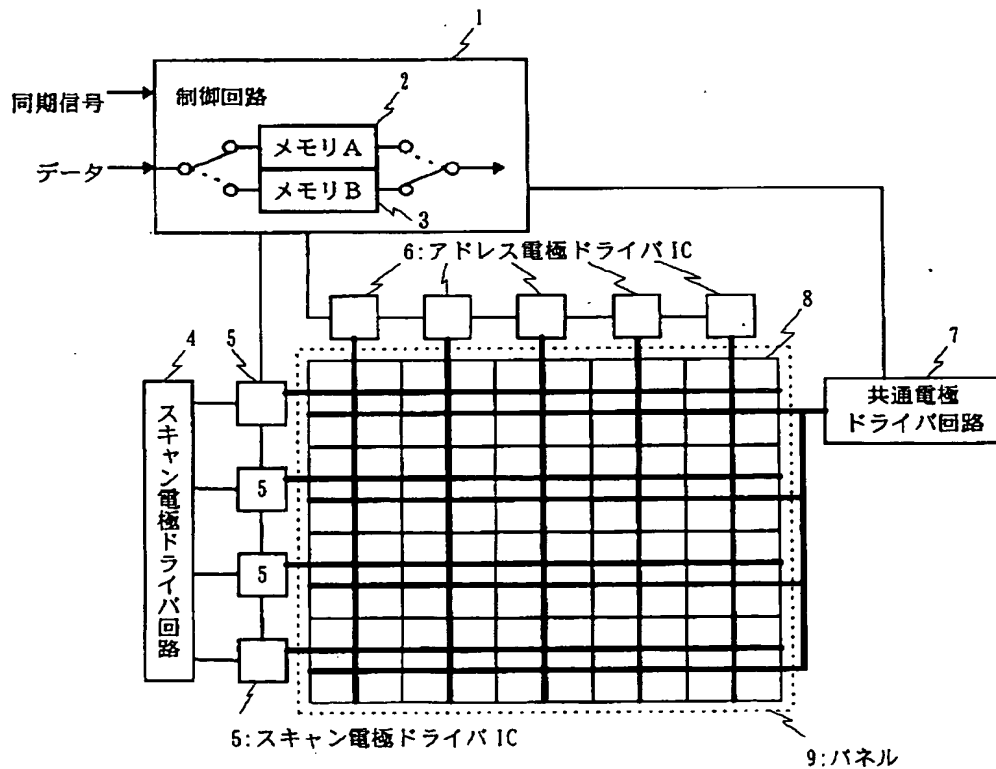
【図12】



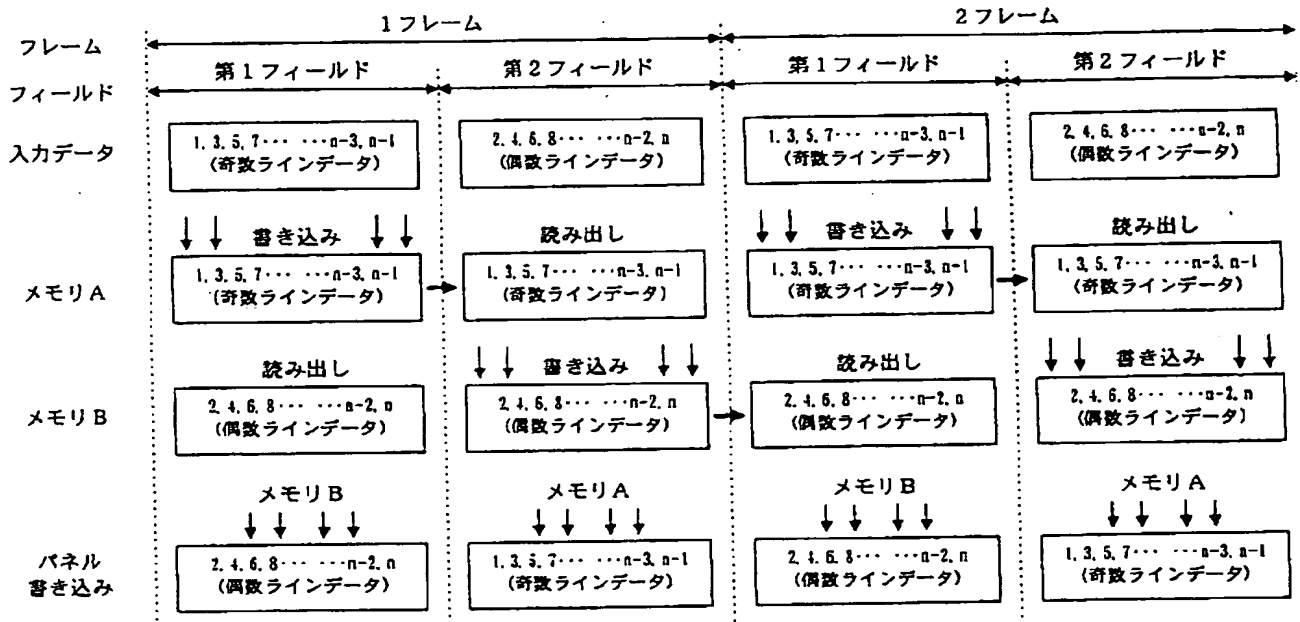
【図13】



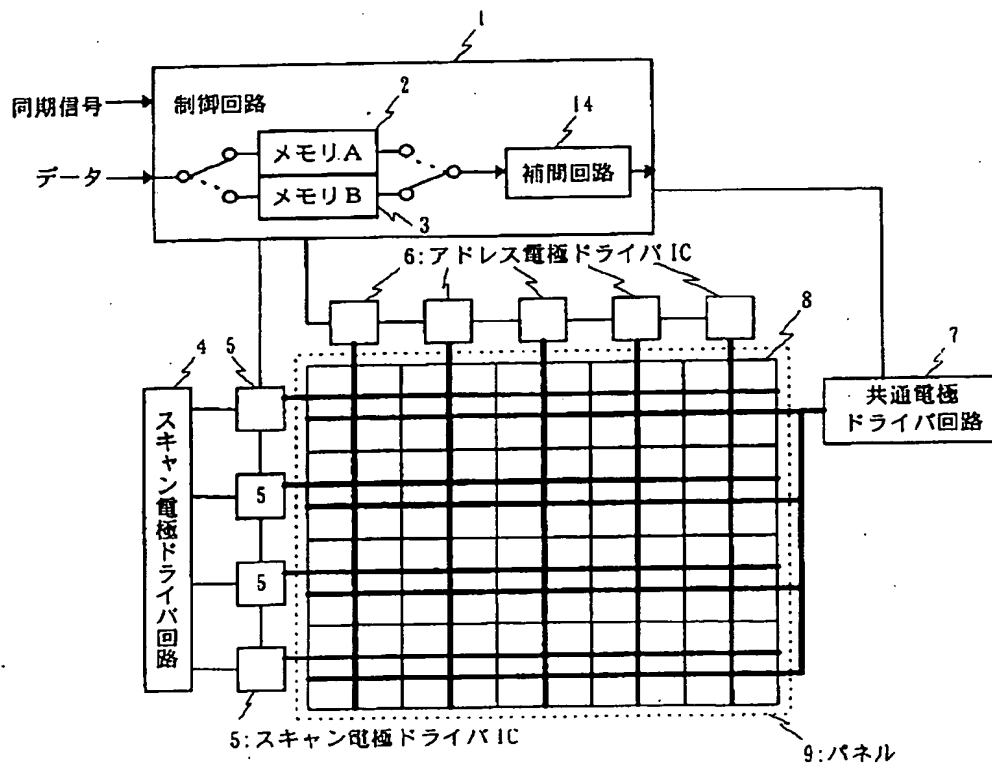
【図14】



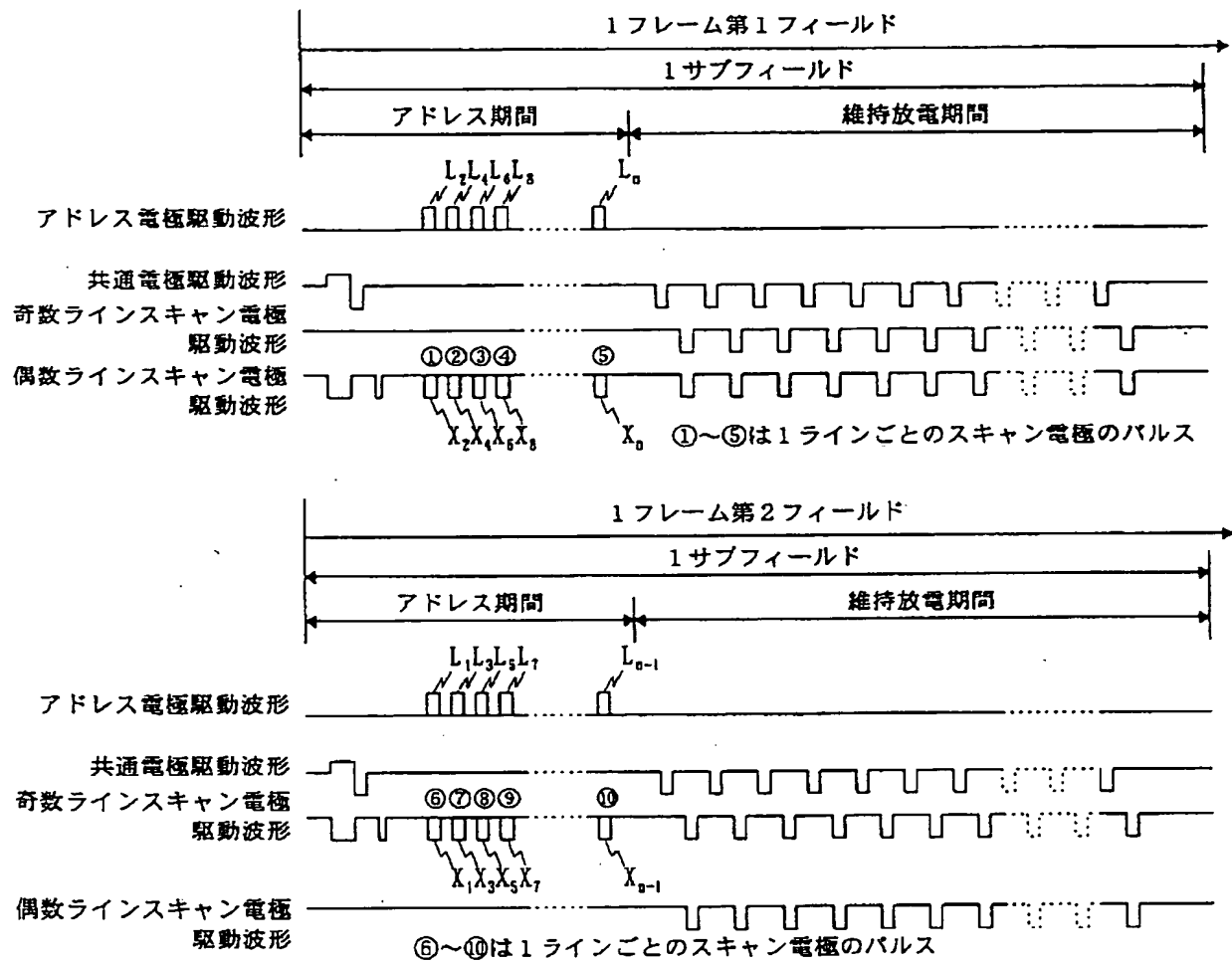
【図 15】



【図 17】



【図16】



【図18】

